



Öffentlicher Schlussbericht für die Technische Informationsbibliothek (TIB)
an der Universität Hannover

Susanne Hoffmann-Eifert¹, Regina Dittmann¹, Matthias Wuttig¹, Detlev Grützmacher¹, Andrei Vescan², Joachim Knoch², Max Lemme², Vikas Rana¹, Stephan Menzel¹, Rainer Leupers², Stefan Wiefels¹, Moritz von Witzleben¹, Leticia Bolzani Poehls², Dirk Wouters², Tobias Gemmeke², Rainer Waser^{1,2}

¹Forschungszentrum Jülich GmbH

²RWTH Aachen University

52425 Jülich

Templergraben 55

52062 Aachen

Förderkennzeichen

16ES1133K

16ES1134

Im Rahmenprogramm der Bundesregierung für Forschung und Innovation 2016-2020
"Mikroelektronik aus Deutschland - Innovationstreiber der Digitalisierung"
(Sofortprogramm Strukturwandel Rheinisches Revier)

Verbundvorhaben

Neuro-inspirierte Technologien der künstlichen Intelligenz für die Elektronik der Zukunft - NEUROTEC

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Laufzeit des Vorhabens: 15.11.2019 – 14.11.2021, RWTH bis 31.12.2021

Berichtszeitraum: 15.11.2019 – 14.11.2021, RWTH bis 31.12.2021

GEFÖRDERT VOM



Bundesministerium
für Bildung
und Forschung

Die Verantwortung für den Inhalt liegt bei den Autorinnen und Autoren

Inhalt

Teil I Kurzbericht NEUROTEC.....	5
Notwendigkeit für eine neuartige Elektronik.....	5
Neuro-inspirierte KI-Elektronik vom Gehirn lernen	5
Arbeitsprogramm	5
Wirkung auf den Strukturwandel.....	6
Verlauf und Erfolg des Projekts.....	6
Ausblick auf die 2.Phase NEUROTEC-II und den Zukunftscluster NeuroSys.....	6
Teil II Eingehende Darstellung.....	7
Kontext von NEUROTEC und Bezug zu förderpolitischen Zielen.....	7
Gesellschaftliche Anforderungen an die Digitalisierung	7
Kohleausstieg und Strukturstärkungsgesetz	7
Künstliche Intelligenz.....	7
Grenzen des Mooreschen Gesetzes	7
Strategie Mikroelektronik und regionale Wirkung.....	8
Lösungsansatz Neuromorphes Computing	8
Vision	8
Mission	9
Arbeitsprogramm	10
AP 1.1 Optimierung nanoskaliger filamentär-schaltender VCM- und ECM-Systeme (FZJ)	12
AP 1.2 Optimierung flächig-schaltender VCM Systeme (FZJ)	13
AP 1.3 Optimierung grenzflächenschaltender PCM Systeme und ovonischer Schwellwertschalter (FZJ)	14
AP 1.4 Optimierung von PCM Bauteilen aus skalierbaren MOCVD-Prozessen (FZJ).....	16
AP 1.5 MOCVD von Schichten und Schichtstapeln aus 2D-Materialien (RWTH).....	17
AP 1.6 Multi-Elektroden Bauelemente zur Untersuchung memristiver Eigenschaften von 2D-Materialien (RWTH).....	19
AP 1.7 Konzepte für Bauelemente aus 2D-Materialien (RWTH)	20
AP 1.8 2D-Materialien für memristive Bauelemente (FZJ).....	21
AP 2.1 Herstellung von Matrixelementen aus memristiven Zellen aus Oxid-VCM und PCM Bauteilen (FZJ)	22
AP 2.2 Designkonzept für mehr-dimensionale Netzwerke künstlicher Synapsen mit variabler Konnektivität (RWTH).....	24
AP 2.3 Integrationskonzepte für 2D Materialien (RWTH)	25
AP 3.1 Kontinuumsmodellierung memristiver Bauelemente (FZJ).....	26
AP 3.2 Kompaktmodellierung memristiver Bauelemente (FZJ).....	27

Gemeinsamer wissenschaftlich-technischer Schlussbericht

AP 3.3	Virtuelle Prototypen für neuromorphe Schaltungen (RWTH).....	29
AP 4.1	Ultraschnelle Prüfung memristiver Devices (FZJ).....	30
AP 4.2	Prüfung neuromorpher Arrays (FZJ).....	32
AP 4.3	Automatisierte Seriennvalidierung von Schaltungen mit memristiven Bauelementen (RWTH)	34
AP 5.1	Erweiterte Funktionalität von Assoziativspeichern (CAM: Content Addressable Memory) basierend auf komplementären memristiven Elementen (RWTH).....	35
AP 5.2	Analoges Rechnen-im-Speicher (CIM) Array basierend auf memristiven Elementen (RWTH)	37
AP 5.3	Assoziativspeicher für digitale Anwendungen (RWTH).....	38
AP 5.4	Digitales Rechnen-im-Speicher (RWTH)	39
Publikationsliste	41
	Begutachtete Zeitschriftenartikel mit Beteiligung des Teilvorhaben Jülich.....	41
	Konferenzbeiträge unter Beteiligung des FZ-Jülich.....	44
	Begutachtete Zeitschriftenartikel unter <i>alleiniger</i> Beteiligung von Autoren des Teilvorhabens RWTH.....	45
	Konferenzbeiträge unter <i>alleiniger</i> Beteiligung von Autoren des Teilvorhabens RWTH.....	46

Teil I Kurzbericht NEUROTEC

In dem Verbundprojekt **Neuro-inspirierte Technologien der künstlichen Intelligenz für die Elektronik der Zukunft - NEUROTEC** hatten sich Wissenschaftlerinnen und Wissenschaftler des FZ-Jülich und der RWTH Aachen University das Ziel gesetzt, Konzepte einer energieeffizienten Hardware für neuromorphe Computerarchitekturen der nächsten Generation zu erforschen.

Notwendigkeit für eine neuartige Elektronik

Die Erforschung neuartiger Elektronik im Projekt NEUROTEC ist notwendig, um in Zukunft eine energieeffizientere Hardwarelösung für die Künstliche Intelligenz (KI) bereitstellen zu können, als dies mit herkömmlichen Computern möglich ist. Heutige Rechner sind in der von Neumann Architektur realisiert, in der Prozessoreinheit und adressierte Speicherbereiche örtlich voneinander getrennt und durch einen Datenbus verbunden sind. Für die Verarbeitung der in KI-Anwendungen anfallenden riesigen Datenmengen stoßen solche Standardrechner an ihre Grenzen in Bezug auf Verarbeitungsgeschwindigkeit und Energieverbrauch, auch wenn intelligente KI-Software diesen „von Neumann Flaschenhals“ in der Hardware bestmöglich umgeht.

Neuro-inspirierte KI-Elektronik vom Gehirn lernen

Vorbild für die neuartigen, neuro-inspirierten Rechnerarchitekturen ist das biologische Gehirn. Hier erfolgt die Verarbeitung wesentlich energieeffizienter. In einem für den Zweck des Nachahmens vereinfachten Verständnis des Gehirns beruht die Energieeffizienz u.a. darauf, dass eine architektonisch sehr effizient ausgestaltete und vor allem lernfähige Vernetzung der Neuronen über die veränderbaren Gewichte der synaptischen Verbindungen vorliegt, in der die Information ereignis ausgelöst und hochparallelisiert verarbeitet wird.

Die Grundidee des NEUROTEC Projekts ist es, solche Architekturen und Funktionsprinzipien des Gehirns in die Hardware der Mikroelektronik zu übertragen. Innerhalb dieser neuro-inspirierten Lösungskonzepte wurden in NEUROTEC zwei wichtige Rechenkonzepte untersucht, die für die Mustererkennung und ähnliche KI-Aufgaben Verwendung finden: Das Rechnen im Speicher (Computing in Memory CIM) und Assoziativspeicher (Content Addressable Memory CAM) - beide auf Basis neuartiger memristiver Bauelemente. Der Begriff „memristiv“ ist abgeleitet von „Memristor“, einem Kofferwort aus Speicher (Memory) und Widerstand (Resistor). In memristiven Bauelementen wird die Information als einstellbarer Widerstandswert digital oder kontinuierlich analog gespeichert und bleibt ohne angelegte Spannung erhalten. Bisher werden diese Elemente vor allem in Produkten eingesetzt, die Daten oder Befehlscode in herkömmlichen Computerarchitekturen nichtflüchtig speichern. Neuromorphe Bauteilanwendungen, wie z.B. als künstliche Synapse sind noch nicht in der Massenfertigung und Gegenstand der Forschung. Im Einsatz neuer Technologien für neuartige, energieeffiziente memristive Bauelemente in der KI liegt auch eine Abgrenzung des NEUROTEC Ansatzes zu anderen neuromorphen Ansätzen, die das Gehirn zum besseren Verständnis simulieren möchten oder künstliche neuronale Netze mit etablierten Elektronikkomponenten nachbauen.

Arbeitsprogramm

Die Forschungsarbeitspakete (APs) von NEUROTEC umfassten die folgenden Aufgaben: Erforschung der Technologie zur Materialabscheidung für memristiv-funktionale Materialstapel (AP1), die Integration memristiver Bauteile in größere Blöcke wie Kreuzpunkt-Matrizen und hochkonnektive Netzwerke (AP2), die physikalische Modellierung der Bauteile und Simulation des memristiven Schaltverhaltens (AP3), die eingehende elektrische Charakterisierung der memristiven Bauteile und Matrizen (AP4), sowie Konzepte für das Schaltungsdesign mit solchen memristiven Bauteilen (AP5). Die Priorisierung auf industrierelevante Lösungskonzepte beinhaltet die Kointegration mit CMOS (Complementary metal-

oxide-semiconductor) Transistorlogik einschließlich einer vollständigen Kompatibilität in Bezug auf die Materialauswahl und Technologieprozesse sowie die Operationsparameter der memristiven Bauelemente.

Wirkung auf den Strukturwandel

Die technologische Entwicklung des Projekts soll eine Wirkung auf die Forschungs- und Wirtschaftsstruktur des Rheinischen Reviers ausüben. Der durch den Ausstieg aus der Braunkohlenförderung und -verstromung nötige Strukturwandel soll durch eine Stärkung des Forschungsstandorts im Themenbereich KI-Hardware einerseits und Erhaltung bzw. Schaffung von neuen Arbeitsplätzen in den regionalen Hochtechnologieunternehmen andererseits unterstützt werden. Dazu wurde mit dem Projekt ein Kompetenzverbund aus Instituten der RWTH University Aachen und dem Forschungszentrum Jülich gebildet. Für die Investitionen in die Forschungsinfrastruktur konnten regionale Unternehmen als Zulieferer gewonnen werden. Sowohl die Beschichtungsanlagen als auch die Messtechnologie wurden in der Region gefertigt. Die Unternehmen haben mit ihren passend angefertigten Anlagen eine Forschung jenseits des Standes der Technik an den memristiven Bauteilen ermöglicht. Sie sind damit als Ausstatter auf einen Markt neuromorpher Elektronik vorbereitet, der in 5-10 Jahren global erwartet wird. In der zweiten Projektphase von NEUROTEC ist ein intensivierter kooperativer Transfer geplant.

Verlauf und Erfolg des Projekts

Rückblickend kann für das Ende 2019 gestartete und über zwei Jahre durchgeführte Projekt NEUROTEC eine positive Bilanz gezogen werden. Die MOCVD (Metal Oxide Chemical Vapor Deposition) Anlage zur Abscheidung von 2D Materialien und die PLD (Pulsed Laser Deposition) Anlage zur Abscheidung von flächig memristiv schaltenden Materialstapeln wurden erfolgreich in Betrieb genommen. In den Anlagen wurden neu konzipierte und optimierte Materialstapel für memristiv schaltende Bauteile abgeschieden, die dann in der Helmholtz Nano Facility strukturiert wurden. Die durch einen 32x32 Matrixtester neuartig ermöglichte Messtechnik an memristiven Zellen und Blöcken trug zusammen mit einer auf physikalischen Modellen basierten Simulation wesentlich zum Verständnis und zur Verbesserung der Schaltkinetik und Zuverlässigkeit memristiver Bauteile bei. Die Simulation für den Schaltungsentwurf und das darauf basierende Energie-Benchmarking zeigte das deutliche Einsparpotential der Technologie gegenüber Standardrechnern, z.B. bei der Mustererkennung auf. Erste Schaltungsentwürfe von CAM und CIM Konzepten – sowohl auf klassischem CMOS basierend als auch auf memristiver Bauteilbasis – konnten noch während der zweijährigen Projektphase zur Fertigung (Tape-out) in Auftrag gegeben werden. Nicht zuletzt konnte die logische Fortsetzung des Projekts beantragt werden.

Ausblick auf die 2.Phase NEUROTEC-II und den Zukunftscluster NeuroSys

Das auf weitere fünf Jahre ausgelegte Verbundprojekt NEUROTEC-II wurde durch neue regionale Partner erweitert. Inhaltlich sind Arbeitspakete zu neuromorphen Software-Hardware Systemen, ein mehrstufiges Demonstrator Projekt bis in den vierten Technologiereifegrad mit CMOS Tape-Outs für memristive Bauteilgruppen und zugehörige Peripherie-Elektronik sowie vier Kooperationsprojekte mit regionalen Unternehmen dazu gekommen. NEUROTEC-II hat nahtlos anschließend unter Förderung des BMBF aus den Geldern des Strukturstärkungsgesetzes bereits November 2021 begonnen. Zusätzlich konnte der Zukunftscluster NeuroSys eingeworben werden, der komplementär zu NEUROTEC autonome Systeme der Künstlichen Intelligenz erforscht und entwickelt. Insbesondere das NeuroSys Teilprojekt A „Memristor Crossbar Architekturen“ baut auf den Ergebnissen aus NEUROTEC auf.

Teil II Eingehende Darstellung

Kontext von NEUROTEC und Bezug zu förderpolitischen Zielen

Gesellschaftliche Anforderungen an die Digitalisierung

Digitalisierung durchdringt alle unsere Lebensbereiche. Die Erwartungen an die Funktionalität, Zuverlässigkeit, Vernetzung, Geschwindigkeit und Sicherheit der digitalen Systeme nimmt zu. Schließlich hängen nicht nur ökonomische Erfolge, Annehmlichkeiten im Alltag und automatisierte Prozesse in der Arbeitswelt, sondern auch unser leibliches Wohl und Leben mehr und mehr von der Zuverlässigkeit der Digitalisierung ab. Sie birgt auch Risiken, wenn Daten in falsche Hände geraten, oder digitale Technologien für ethisch zu verurteilende Zwecke eingesetzt werden. Technologische Souveränität, Vertrauen, ethische Kontrolle sind die Anforderungen, die bei allem ökonomischen Nutzen vorausgesetzt sein müssen, damit Digitalisierung den Menschen dient. Zudem kommt die globale Herausforderung: Jede Wertschöpfung – auch die der Informations- und Kommunikationsbranche – muss sich die Frage nach ihrer Nachhaltigkeit in der Ressourcenverwendung und insbesondere im Energieverbrauch stellen. Die Herausforderung ist – wie in vielen anderen Technologiebereichen auch – wirtschaftliches Wachstum vom CO₂ Ausstoß zu entkoppeln, das heißt die Energieeffizienz und den Wechsel zu erneuerbaren Energiequellen schneller voran zu treiben als den wachsenden Bedarf.

Kohleausstieg und Strukturstärkungsgesetz

Eine Konsequenz auf Seiten der Nachhaltigkeit in der Energieversorgung ist der Ausstieg aus der Förderung und Verstromung von Braunkohle im Rheinischen Revier. Der Wegfall dieser ökonomischen Ressource und der Umbau der Wirtschaftsstruktur zur Schaffung neuer Erwerbsquellen ist Teil eines Strukturwandelprozesses. Das Forschungszentrum Jülich liegt mitten in der Region zwischen den Braunkohleabbaugebieten, die Region Aachen macht selbst gerade den zweiten Kohleausstieg mit. Von Seiten der Bundesregierung wurde deshalb ein Strukturstärkungsgesetz auf den Weg gebracht und im Bundestag verabschiedet, um den Umbau finanziell zu unterstützen. Mit dem Projekt NEUROTEC nimmt der Verbund von Wissenschaftlerinnen und Wissenschaftlern aus FZ-Jülich und RWTH Aachen University beide Herausforderungen an: Erforschung einer energieeffizienten Elektronik und die Schaffung von Voraussetzungen zu neuen regionalen Wertschöpfungsmöglichkeiten in der digitalisierten Zukunft im Rheinischen Revier. Schon diese zweijährige erste Phase von NEUROTEC (11/2019-11/2021) wurde deshalb über ein Sofortprogramm zum Strukturwandel über das BMBF finanziert. Das nachfolgende Projekt NEUROTEC (II) wird aus Mitteln des Bundesministeriums für Bildung und Forschung auf Grundlage von Artikel 1, Kapitel 3 Strukturstärkungsgesetz Kohleregionen vom 8. August 2020 (BGBl. I S. 1795) gefördert.

Künstliche Intelligenz

Eine der wesentlichen Funktionalitäten, die in der Informationsverarbeitung nachgefragt werden, ist Künstliche Intelligenz (KI). Gerade für die KI gilt aber, dass mit steigender Nutzung auch der Energiebedarf sehr stark zunimmt. So stark, dass zu befürchten ist, dass KI nur unter größter Anstrengung in der Verfolgung von Nachhaltigkeitszielen in ihrer Technologie und Anwendung eine neutrale Wirkung auf das Klima haben wird. Wahrscheinlicher ist ohne disruptive Innovationen, dass die KI einen Netto-Beitrag zur Temperaturerhöhung verursacht, weil Rebound Effekte eine Effizienzsteigerung bei den mikroelektronischen Chips und in der Software in der Gesamtbilanz wieder zunichtemachen.

Grenzen des Mooreschen Gesetzes

Der bisherige Ansatz in der Hardwareentwicklung, die Elektronik immer leistungsfähiger und auch effizienter zu machen, ist stark verbunden mit dem sogenannten Mooreschen Gesetz, das die Erhöhung der Transistorfunktion pro Fläche mit der Zeit beschreibt und in einer Roadmap für alle verlässlich

Gemeinsamer wissenschaftlich-technischer Schlussbericht

verabredet wurde. Dieses Skalierungsgesetz erreicht eine physikalische und aber auch eine ökonomische Grenze. Das Investitionsvolumen und Risiko bei Bau und Betrieb der Herstellungsanlagen von immer kleineren Technologieknoten bis unter 5 nm wird immer größer, so dass nur wenige globale Unternehmen mithalten können. In Deutschland und den Niederlanden sind die Ausrüster dieser Anlagen angesiedelt, die Produktionsstätten selbst standen aber bis zur XXXXXX¹ Fabrik (2022) in Irland auf anderen Kontinenten. Mit der voraussichtlichen Inbetriebnahme einer weiteren Fabrik 2027 (auch 5nm Technologieknoten) in Magdeburg wird sich dies weiter ändern und zukünftige Chipengpässe werden dadurch vermieden. Wir sehen dies als Gewinn für die Region in Sachsen-Anhalt und eine Chance für Deutschland und die EU. Das hohe Investitionsvolumen für die zwei Fabriken zeigt aber auch, dass die ökonomische Grenze der Strukturverkleinerung zunehmend erreicht ist.

Strategie Mikroelektronik und regionale Wirkung

Als Konsequenz der absehbaren physikalischen und ökonomischen Grenzen des Mooreschen Gesetzes gilt es für uns in der Wissenschaft für zukünftige Chips eine entsprechende Elektronik Hardware „more than Moore“ oder „beyond Moore“ zu erforschen und zu entwickeln. Diese Hardware-Innovation soll zusammen mit einer passenden Software Künstliche Intelligenz als Funktion bereitstellen und dabei aber um ein vielfaches weniger Energie benötigen als aktuelle Rechnersysteme. Und es gilt dabei das strategisch in den Rahmenprogrammen der EU und des BMBF formulierte Ziel: Diese KI-Chips sollten in Europa mindestens auf Augenhöhe verstanden,- besser noch maßgeblich entwickelt und entworfen und bestenfalls sogar produziert werden. Das wäre die ideale Voraussetzung für einen vertrauenswürdigen Einsatz der Mikroelektronik. Das Geld des Strukturstärkungsgesetzes soll dazu genutzt werden, einen Teil der mit dieser Innovation möglichen Wertschöpfung im Rheinischen Revier anzusiedeln und damit letztendlich neue Arbeitsplätze zu schaffen und langfristig zu sichern.

Lösungsansatz Neuromorphes Computing

Sowohl aus technologischer Sicht als auch aus nachhaltig-ökonomischer Sicht ist ein wichtiger „beyond Moore“ Ansatz für die Elektronik der KI vielversprechend, der sich am biologischen Gehirn orientiert: Neuromorphes Computing, das vom Gehirn – oder ein wenig auch wie das Gehirn – lernt. Das Gehirn ist zunächst einmal zu Intelligenz fähig und es ist bei bestimmten Intelligenzleistungen auch um ein Vielfaches energieeffizienter als ein Computer. Spätestens bei allgemeiner Intelligenz oder starker KI, wie sie manchmal genannt wird, bleibt das biologische Gehirn noch unerreicht. Das Gehirn ist aber auch noch in vielem unverstanden. Ziel eines Neuromorphen Computing wäre es also das wachsende Verständnis über das Gehirn umzusetzen in eine technische Verbesserung der KI und auf diesem Wege insbesondere eine höhere Energieeffizienz zu erreichen. Diesen Ansatz verfolgt das Projekt NEUROTEC und nennt ihn „neuro-inspiriert“.

Daraus ergeben sich unsere in NEUROTEC formulierte Vision und unsere Mission, die zusammen die Notwendigkeit und das sinnstiftende Ziel des Projekts vermitteln sollen:

Vision

Wir sehen die Chance zu einem digital-souveränen Deutschland mit Technologieführerschaft in energieeffizienter neuromorpher KI. Insbesondere die Region Jülich-Aachen soll ein weltweit sichtbares Zentrum für Neuromorphes Computing werden.

Die Ausgangslage ist gerade in der Region Jülich/Aachen im internationalen Vergleich ausgesprochen günstig. Wir haben international anerkannte Expertise auf dem Gebiet der Grundlagen sogenannter

¹ Firmennamen und andere vertrauliche Informationen sind in dieser öffentlichen Berichtsversion per XXXXXX ausgeblendet

Gemeinsamer wissenschaftlich-technischer Schlussbericht

memristiver Materialien und Bauelemente, basierend auf Phasenwechselmaterialien und redox-aktiven Materialien. Diese neuen Hardwareelemente sind deswegen von besonderer Bedeutung für das neuromorphe Computing (NC), weil sie durch ihre Funktionalität eine erhebliche Verbesserung der Energieeffizienz im Vergleich zu konventionellen Halbleiterbauteilen versprechen. Der Standort Aachen/Jülich hat hier Pionierarbeit geleistet und wird seit 2011 durch die Deutsche Forschungsgemeinschaft im Rahmen des Sonderforschungsbereiches SFB 917 „Nanoswitches“ gefördert. Wir haben darüber hinaus sowohl am FZJ als auch an der RWTH Aachen eine starke Expertise im Bereich Elektrotechnik und Informationstechnik mit Schwerpunkten auf dem digitalen und analogen Halbleiter-Chipentwurf und auf Chiparchitekturen.

Um uns herum haben wir an der RWTH Aachen eine starke Informatikfakultät mit Schwerpunkten auf Algorithmen, Computervision, Spracherkennung und Maschinellem Lernen. In Jülich gibt es ferner eine starke neurowissenschaftliche Grundlagenforschung mit dem Schwerpunkt, die Beziehung zwischen Architektur, Dynamik und Funktion des Gehirns aufzuklären, einer weltweit führenden Software für die Simulation von neuronalen Netzwerken natürlicher Größe, sowie der wissenschaftlichen Leitung des europäischen Human Brain Flagship-Projektes (HPB). Wir konnten darüber hinaus die Lücke zwischen den memristiven Bauelementen einerseits und dem Supercomputer Center sowie den Neurowissenschaften andererseits über die Gründung zweier neuer Institute zum NC (PGI-14, Neuromorphic Compute Nodes, und PGI-15, Neuromorphic Software Eco Systems) am Forschungszentrum Jülich schließen, die wir in NEUROTEC-II mit in das Konsortium integriert haben.

Das Verbundprojekt NEUROTEC – Neuro-inspirierte Technologien der künstlichen Intelligenz für die Elektronik der Zukunft - baut auf dieser Ausgangslage auf. Wir decken in dem Projekt die gesamte Basistechnologie des NC für die Künstliche Intelligenz ab. Der Schwerpunkt liegt auf memristiven Materialien und Bauelementen. Wir erforschen und entwickeln die Abscheide- und Integrationstechnologien memristiver Materialien, das Schaltungsdesign und die Architekturen, die Modellierung und Simulation, sowie die Messtechnik, um dann verstärkt in NEUROTEC-II bis hin zu Hardware-Software Systemen auf NC-Demonstrator-Chips zu gelangen. In das Projekt NEUROTEC wurden regionale Firmen zur Abscheidung memristiver Materialien auf Halbleitersubstraten, zur Messtechnik, zum Schaltungsdesign und zur Systemintegration als assoziierte Partner eingebunden, die in NEUROTEC-II zum Teil zu Kooperationspartnern werden. Darüber hinaus werden neuartige Einsatzweisen für konventionelle digitale, analoge und gemischt analog-digitale Halbleiterschaltungen im NC untersucht. Sie beruhen auf weiteren Inspirationen zur Funktionsweise des Gehirns aus den Neurowissenschaften, wie beispielsweise die extrem spärliche Kodierung der Signale im Gehirn in Raum und Zeit oder der dreidimensionalen Konnektivität. Bei allen Ansätzen steht das Ziel einer Erhöhung der Energieeffizienz im Zentrum.

In komplementärer Ergänzung zum Projekt NEUROTEC haben wir im Rahmen der Zukunftscluster-Initiative des BMBF unter Federführung der RWTH Aachen und des Johannes Rau Instituts AMO den Zukunftscluster NeuroSys – Neuromorphe Hardware für autonome Systeme – einwerben können. Der Cluster NeuroSys ist top-down angelegt und soll das Feld von den Anwendungen (automatische Spracherkennung, Computer Vision, maschinelle Lernverfahren in der Medizin) her aufzäumen und sich bis zu neuen, aber bereits ausgetesteten Technologien erstrecken. Dies ergänzt in hervorragender Weise das Projekt NEUROTEC, welches bottom-up angelegt ist und sich mit einem stärker explorativen Charakter von den Materialtechnologien bis zu einfachen NC-Systemen erstreckt.

Zusammengefasst haben wir daraus eine Mission formuliert:

Mission

Wir in NEUROTEC bilden eine Keimzelle zu einer umfassenden neuromorphen Technologie für die Künstliche Intelligenz. Wir heben das Potential der Schlüsselinnovation Memristor für das neuromorphe Computing. Wir nutzen unser umfassendes Grundlagenwissen zu

memristiven Materialien und Bauteilen, Integrationskonzepten, Modellierung, Messtechnik, Schaltungsentwurf und Algorithmik zur Demonstration neuro-inspirierter Systeme aus Hardware und Software.

Arbeitsprogramm

Die grundsätzliche Vorgehensweise von der Materialforschung bis zur NC Schaltung alle Forschungsgebiete kompetent zu besetzen und parallel voranzutreiben, spiegelt sich in der Arbeitsteilung innerhalb von NEUROTEC wieder, die eine Aufteilung in 5 Arbeitspakete vorsah (Abbildung 1). Jedes Arbeitspaket hatte dabei bis zu drei Richtungen zu bedienen, (1) Ausbau und Inbetriebnahme neuer Anlagen und Messeinrichtungen mit Hilfe regionaler Zulieferer (2) vertiefte Forschung und Wissenschaft auf internationalem Niveau sowie seit der Genehmigung der Folgeprojekte (3) Auswahl und Schärfung der Konzepte zur technologischen Reifung in NEUROTEC-II und zur Überführung in anwendungsnähere Forschung wie z.B. in NeuroSys. Die Aufteilung in Unterarbeitspakete (siehe Tabelle 1) bildete in NEUROTEC einen Schwerpunkt in der Materialforschung insbesondere auch in den Investitionen in die Abscheidungsanlagen, um der zentralen Rolle der memristiven Materialien gerecht zu werden.

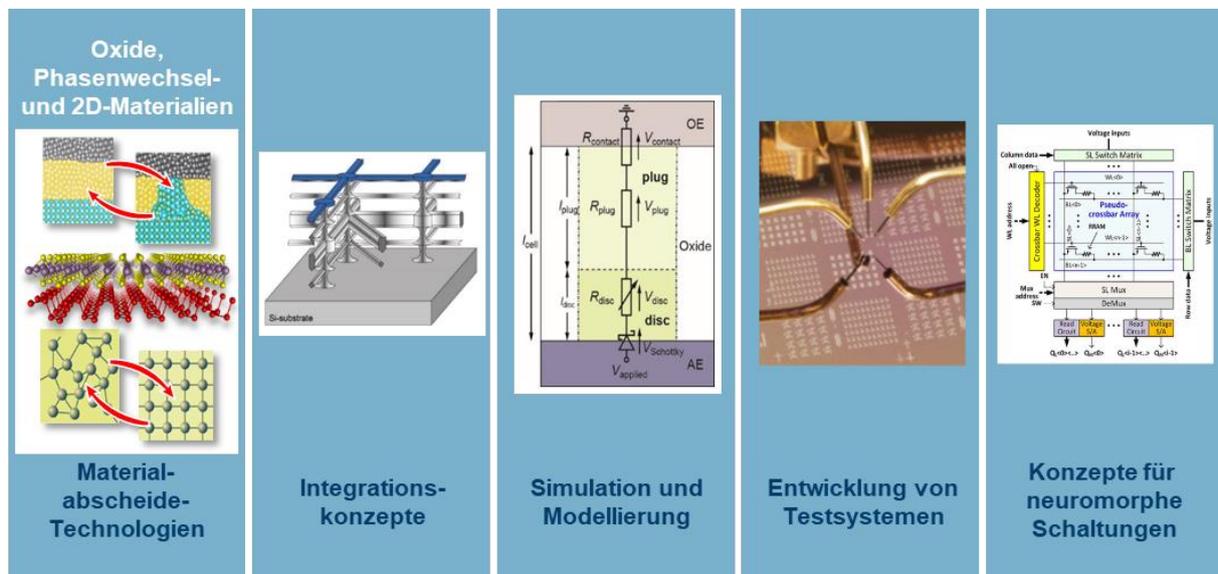


Abbildung 1: Fünf Arbeitspakete wurden in NEUROTEC zeitlich parallel bearbeitet. Die in der Tabelle 1 genannten Koordinator:innen sorgten für die wissenschaftliche Koordination, die Kommunikation und den Austausch von Informationen der Teilarbeitspakete untereinander.

Auf den folgenden Seiten berichten die Arbeitspakete untergliedert in die 21 Unterarbeitspaketebene über ihre Ziele, ihre Erfolge und Verwertungsaussichten. Im Tabellenkopf werden die Ziele aus der Gesamtvorhabenbeschreibung wiederholt und die wichtigsten Positionen des zahlenmäßigen Nachweises den Arbeitspaketen zugeordnet. Am Ende befindet sich eine Gesamtaufstellung aller erfolgten und geplanten Veröffentlichungen, auf die auch in den Arbeitspaketen an geeigneter Stelle hingewiesen wird.

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Tabelle 1: Aufteilung der 5 Arbeitspakete (hellblau hinterlegt) in 21 Unterarbeitspakete mit den zuständigen Wissenschaftlerinnen und Wissenschaftlern, den ausführenden Institutionen / Instituten und den Arbeitstiteln. FZJ: Forschungszentrum Jülich GmbH FKZ 16ES1133K (grau hinterlegt) und RWTH Aachen University FKZ 16ES1134 (weiß hinterlegt).

AP	Nachname	Institut	(Unter-)Arbeitspakettitel
AP 1	Dr. Susanne Hoffmann-Eifert	FZJ/PGI-7	Neue Materialien und Strukturen für memristive Bauteile
AP 1.1	Dr. Susanne Hoffmann-Eifert	FZJ/PGI-7	Optimierung nanoskaliger filamentär-schaltender VCM und ECM Systeme
AP 1.2	Prof. Regina Dittmann	FZJ/PGI-7	Optimierung flächig-schaltender VCM Systeme
AP 1.3	Prof. Matthias Wuttig	FZJ/PGI-10	Optimierung grenzflächenschaltender PCM Systeme und ovonischer Schwellwertschalter
AP 1.4	Prof. Detlev Grützmacher	FZJ/PGI-10 & HNF	Optimierung von PCM Bauteilen aus skalierbaren MOCVD-Prozessen
AP 1.5	Prof. Andrei Vescan	RWTH/CST	MOCVD von Dünnschichten und Schichtstapeln aus 2D-Materialien
AP 1.6	Prof. Joachim Knoch	RWTH/IHT	Multi-Elektroden Bauelemente zur Untersuchung memristiver Eigenschaften von 2D-Materialien
AP 1.7	Prof. Max C. Lemme	RWTH/ELD	Konzepte für Bauelemente aus 2D-Materialien
AP 1.8	Dr. Susanne Hoffmann-Eifert	FZJ/PGI-7	2D Materialien für memristive Bauelemente
AP 2	Prof. Joachim Knoch	RWTH/IHT	Neue Integrationskonzepte für zwei- und dreidimensionale synaptische Netzwerke
AP 2.1	Dr. Vikas Rana	FZJ/PGI-7 & HNF	Herstellung von Matricelementen aus memristiven Zellen aus Oxid-VCM und PCM Bauteilen
AP 2.2	Prof. Joachim Knoch	RWTH/IHT	Designkonzept für mehr-dimensionale Netzwerke künstlicher Synapsen mit variabler Konnektivität
AP 2.3	Prof. Max C. Lemme	RWTH/ELD	Integrationskonzepte für 2D Materialien
AP 3	Dr. Stephan Menzel	FZJ/PGI-7	Modellierungs-, Design- und Simulationswerkzeuge-
AP 3.1	Dr. Stephan Menzel	FZJ/PGI-7	Kontinuumsmodellierung memristiver Bauelemente
AP 3.2	Dr. Stephan Menzel	FZJ/PGI-7	Kompaktmodellierung memristiver Bauelemente
AP 3.3	Prof. Rainer Leupers	RWTH / SSS	Virtuelle Prototypen für neuromorphe Schaltungen
AP 4	Dr. Stefan Wiefels	FZJ/PGI-7	Entwicklung von Testsystemen
AP 4.1	Dr. Moritz von Witzleben	FZJ/PGI-7	Ultraschnelle Prüfung memristiver Devices
AP 4.2	Dr. Stefan Wiefels	FZJ/PGI-7	Prüfung neuromorpher Arrays
AP 4.3	Prof. Leticia Bolzani Poehls	RWTH/IDS	Automatisierte Serienvvalidierung von Schaltungen mit memristiven Bauelementen
AP 5	Dr. Dirk Wouters	RWTH / IWE II	Konzepte für neuromorphe Schaltungen
AP 5.1	Dr. Dirk Wouters	RWTH / IWE II	Erweiterte Funktionalität von Assoziativspeichern basierend auf memristiven Elementen
AP 5.2	Dr. Dirk Wouters	RWTH / IWE II	Analoges Rechnen-im-Speicher Array basierend auf memristiven Elementen
AP 5.3	Prof. Tobias Gemmeke	RWTH/IDS	Assoziativspeicher für digitale Anwendungen
AP 5.4	Prof. Tobias Gemmeke	RWTH/IDS	Digitales Rechnen-im-Speicher (digital Computing-in-Memory (CIM))

AP 1.1 Optimierung nanoskaliger filamentär-schaltender VCM- und ECM-Systeme (FZJ)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Optimierung skalierbarer Herstellungsprozesse und Entwicklung von Designregeln für nanoskalige filamentär-schaltende VCM Bauelemente		
2. Optimierung skalierbarer Herstellungsprozesse und Entwicklung von Designregeln für filamentär-schaltende ECM Bauelemente		

Ergebnisse

Der Herstellungsprozess für nanoskalige VCM-Bauelemente basierend auf $\text{HfO}_2/\text{TiO}_x$ Doppelschichten hergestellt über Atomlagenabscheidung und eingebettet in 100 nm x 100 nm große Kreuzpunktstrukturen aus einer Pt und einer Ti/Pt Elektrode wurde optimiert. Damit ist es nun möglich, reproduzierbar filamentär schaltende Pt/ $\text{HfO}_2/\text{TiO}_x/\text{Ti}/\text{Pt}$ Nano-Kreuzpunktzellen herzustellen. Die Schaltparameter der Bauelemente sind kompatibel zu Spannungs- und Strompegeln von Standard-CMOS-Bauelementen. Die statistischen Analysen der Schaltparameter wurden erfolgreich für eine Erweiterung des Kompaktmodells um den Einfluss der Variabilität der Schalteigenschaften eingesetzt.

Als wissenschaftliches Highlight lässt sich besonders herausstellen, dass wir in einer gemeinsamen Studie mit AP3.2 zeigen konnten, dass für Zellen mit einer kontrollierten Zyklen-Variabilität ein Konzept basierend auf einer gezielten Bauteil-Variabilität erfolgreich zur Mustererkennung implementiert werden kann. Diese Studie in Kooperation mit dem Institut für Neuroinformatik der ETH Zürich wurde in der renommierten Zeitschrift „Frontiers of Neuroscience“ veröffentlicht.

Im Weiteren wurden Schwellenwert-schaltende Zellen auf Basis flüchtiger elektrochemischer Metallisierungszellen (ECM) für den Einsatz in „Leaky Integrate & Fire“-Elementen untersucht. Das Zelldesign basiert auf Mikro-Kreuzpunktstrukturen mit einer Stapelfolge von Pt/ HfO_2/Ag , wobei die 3 nm bis 5 nm Elektrolytschicht aus amorphem Hafniumoxid besteht, welches über Atomlagenabscheidung bei Prozesstemperaturen unterhalb von 300 °C abgeschieden war. Die Zellen zeigen ein sehr stabiles und reproduzierbares Schaltverhalten mit Stromanstiegszeiten unterhalb von 300 ns und Leckströmen kleiner als 10 fA. Die Ergebnisse wurden auf dem International Memory Workshop 2021 vorgestellt und auf der International Conference on Neuromorphic Systems (ICONS 2021) mit einem ‚Best Poster Award‘ prämiert.

Als wissenschaftliches Highlight lässt sich besonders herausstellen, dass wir erstmals einen eindeutigen Zusammenhang zwischen der Kinetik des Schwellenwert-Schaltens und dem Relaxationsverhalten des flüchtigen Filaments in den Ag-basierten diffusen Memristoren aufklären und in Kooperation mit AP3.2 mit physikalischen Modellen belegen konnten. Die Ergebnisse wurden in der renommierten Zeitschrift „Advanced Functional Materials“ publiziert.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [\[BEN20\]](#), [\[BEN21\]](#), [\[POE21\]](#), [\[CHEK22\]](#),

Folgende Konferenzbeiträge wurden geleistet: [\[CHEK21KO\]](#), [\[MEN21KO\]](#)

Verwertungsmöglichkeiten

Die Patentlage für filamentär-schaltende VCM- und ECM-basierte memristive Zellen wurde geprüft. Die im Rahmen des Projekts erzielten neuen Erkenntnisse sind nach Abschluss von NEUROTEC I vorwiegend von wissenschaftlichem Interesse. Die gute Übereinstimmung zwischen den experimentellen Ergebnissen und der Simulation über die implementierten Kompaktmodelle stellt eine gute Ausgangsposition dar, um im Rahmen von NEUROTEC II neuartige KI Hardware zu erforschen und Funktionsprinzipien zu demonstrieren, für die gegebenenfalls Schutzrechte beantragt werden können.

AP 1.2 Optimierung flächig-schaltender VCM Systeme (FZI)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung eines Herstellungsprozesses für PCMO/TO Bauelemente mit Strukturen $\leq 100\text{nm}$		
2. Materialscreening für die TO Schicht in PCMO Heterostrukturen		
3. Entwicklung von großflächigen Abscheidprozessen für PCMO/TO Heterostrukturen		

Ergebnisse

Der Herstellungsprozess für PCMO Heterostrukturzellen wurde soweit optimiert, dass sich flächig-schaltende memristive Zellen zuverlässig herstellen lassen. Insbesondere konnte gezeigt werden, dass die Skalierung der Fläche bis in den Nanometerbereich hinein erhalten bleibt (siehe Fig. 1 (a)). Dies ist von besonderem Interesse, da sich daraus neue Freiheitsgrade für den Schaltungsentwurf ergeben, die für filamentäre Zellen nicht vorhanden sind. Die für die nanoskaligen Zellen erzielten hohen Widerstände im angeschalteten Zustand (LRS) sind darüber hinaus besonders vorteilhaft für die Herstellung von großen Arrays, in denen der Widerstand der Zuleitungen für die meisten filamentären Systeme dominiert, für die flächigen Systeme aber durch die memristiven Zellen im Array bestimmt wird.

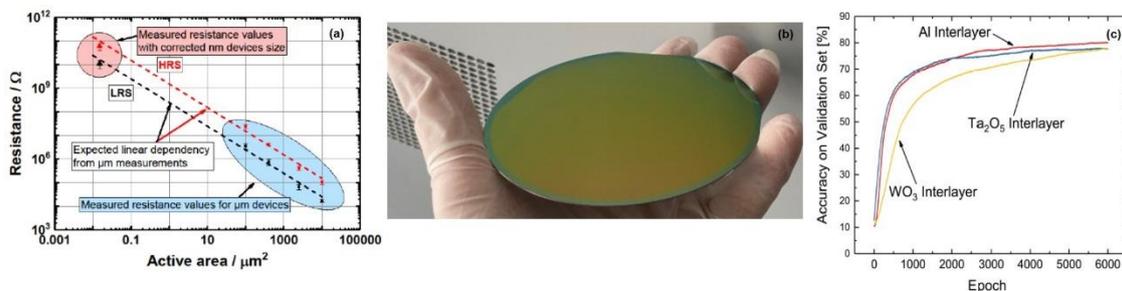


Abbildung 2: (a) Überblick über die Flächenabhängigkeit des Widerstands in den zwei Widerstandszuständen (LRS, HRS); (b) Bild einer PCMO Schicht auf 100mm Si; (c) Genauigkeit eines neuronalen Netzes basierend auf PCMO Zellen mit verschiedenen Tunneloxiden bei der Erkennung eines MNIST Datensatzes [GUT2021].

Desweiteren wurden memristive Zellen mit unterschiedlichen Tunneloxiden (Al₂O₃, ferroelektrisches HfO₂/ Hf_{0.5}Zr_{0.5}O₃, Ta₂O₅, WO₃) in Hinsicht auf ihr Schaltverhalten und ihre Zuverlässigkeit untersucht. Während die Systeme Al₂O₃, Ta₂O₅, WO₃ ein zuverlässiges Schalten und Skalieren des Widerstands mit der Fläche zeigen, wurde der Ansatz zur Verwendung von ferroelektrischen HfO₂/ Hf_{0.5}Zr_{0.5}O₃ Tunneloxiden verworfen. Für die drei Materialien Al₂O₃, Ta₂O₅, WO₃ wurden systematische Studien der Schaltkinetik und ihrer Grundfunktion als Synapse in künstlichen neuronalen Netzen untersucht. Das System Al/Al₂O₃/PCMO wies dabei die besten Eigenschaften auf.

In Hinsicht auf die großflächigen Abscheidung dünner Schichten mit der neuen PLD Anlage ist es gelungen, Abscheideparameter zu ermitteln, die zu glatten, homogenen PCMO Schichten auf 100 mm Si Wafern führen (siehe Abbildung 2b).

Als wissenschaftliches Highlight lässt sich besonders herausstellen, dass wir klar zeigen konnten, dass die Schaltkinetik von PCMO Zellen als rein Feld-beschleunigt betrachtet werden muss. Infolgedessen zeigen PCMO/Al Proben, die die geringste Tunneloxiddicke aufweisen, das schnellste Schaltverhalten. Wir konnten außerdem zeigen, dass es möglich ist, die biologische Lernregel „Spike-timing-dependent plasticity (STDP)“ mithilfe von PCMO/TO Heterostrukturen zu realisieren und dass sich diese Zellen durch ihr graduelles Schalten gut für den Einsatz als Synapsen in künstlichen neuronalen Netzen eignen (siehe Fig. 1 (c)). Letztere Ergebnisse konnten in der renommierten Zeitschrift „Frontiers of Neuroscience“ veröffentlicht werden.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [\[RIE21\]](#), [\[SIE21\]](#), [\[GUT21\]](#), [\[HEI22\]](#),

Verwertungsmöglichkeiten

Die Patentlage für PCMO-basierte memristive Zellen wurde geprüft Die im Rahmen des Projekts erzielten neuen Erkenntnisse sind nach Abschluss von NEUROTEC I vorwiegend von wissenschaftlichem Interesse. Im Rahmen von NEUROTEC II werden die gewonnenen Erkenntnisse verwendet, um neuartige KI Hardware zu erforschen, für die gegebenenfalls Schutzrechte beantragt werden

Das neuartige Konzept zur gepulsten Laserdeposition, das in der Anlage eingesetzt wurde, die im Rahmen von NEUROTEC I von der Firma XXXXXX geliefert wurde, hat sich als sehr gut geeignet gezeigt, um großflächig glatte und homogene Oxidschichten herzustellen. Das Konzept der vorhandenen Forschungsanlage soll im Rahmen von NEUROTEC II gemeinsam durch die Firma XXXXXX und das PGI 7 weiter erforscht werden.

AP 1.3 Optimierung grenzflächenschaltender PCM Systeme und ovonischer Schwellwertschalter (FZI)		
XXXXXX	XXXXXX	XXXXXX
1. Verständnis der Schaltkinetik (Kristallisation und Verglasung) mittels schnellem Tester		
2. Bestimmung des Einflusses der Materialstöchiometrie auf Schaltgeschwindigkeit und Stabilität		
3. Untersuchung des Einflusses der Schichtdicke auf das Schaltverhalten		
4. Inbetriebnahme eines LEED Systems zur Charakterisierung der Dünnschichtstruktur		

Ergebnisbericht

Das übergeordnete Ziel unserer Aktivitäten ist die Optimierung von Phasenwechselmaterialien für neuromorphes Computing. Phasenwechselmaterialien können als Ovonic-Switches eingesetzt werden, bei denen die angelegte Spannung zu einem Übergang vom hochohmigen amorphen Zustand in einen leitenden amorphen Zustand führt (Schwellenwertschaltung). Phasenwechselmaterialien können aber auch als Speicher eingesetzt werden, wobei das Material reversibel zwischen dem amorphen und dem

Gemeinsamer wissenschaftlich-technischer Schlussbericht

kristallinen Zustand geschaltet wird. Das Hauptziel dieses Projekts war das Verständnis der systematischen Trends bei diesen Schaltvorgängen in AP 1.3. Im Projektzeitraum wurden bedeutende Fortschritte erzielt und die Projektziele konnten erfüllt werden.

Insbesondere konnte eine klare Stöchiometrieabhängigkeit für die Schaltgeschwindigkeit, eine der wichtigsten Eigenschaften eines Phasenwechspeichers, gezeigt werden. Die Veränderungen konnten mit Hilfe einer Karte erklärt werden, die systematische Veränderungen in der chemischen Bindung beschreibt. Es wurden systematische Trends für die Kristallisations- und Verglasungskinetik für verschiedene Stöchiometrien von Chalkogenidmaterialien beobachtet, die hauptsächlich für Speicherbausteine auf der Grundlage von Phasenwechselmaterialien verwendet werden. Die Ergebnisse deuten darauf hin, dass der Wechsel des Bindungsmechanismus (von kovalent zu metavalent) für diese Beobachtungen ausschlaggebend ist. Die Kristallisationszeit wurde für diese Materialien bestimmt. Bei Bestimmung der Kristallisationszeit für die Verbindungen mit metavalenter Bindung für die stöchiometrische Reihe GeTex : GeSe $1-x$ (von $x=0$ bis 1) wurde festgestellt, dass sich die Kristallisationszeit systematisch als Funktion von x verringert. GeTe hatte also bei diesen Messungen die schnellste Kristallisationszeit. Wenn GeTe jedoch mit SnTe legiert wird, beobachten wir eine noch schnellere Kristallisation. Generell ist festzustellen, dass die Kristallisationszeit schneller wird, wenn die Anzahl der zwischen benachbarten Atomen geteilten Elektronen sinkt. Dies deutet auch darauf hin, dass die Reduktion der Bindungsstärke die Kristallisation beschleunigt.

Mit Hilfe von epitaktischen Schichten aus GeTe, die im Nanocluster am FZJ hergestellt wurden, konnte eine klare Abhängigkeit der atomaren Anordnung und der physikalischen Eigenschaften für Schichten mit einer Dicke zwischen 2 und 50 nm festgestellt werden. Die XRD-Untersuchung ergab eine systematische Zunahme der Gitterkonstante bei dünneren Filmen, die von einer systematischen Zunahme der Schwingungsfrequenz bei dünneren Filmen begleitet wird. Diese Ergebnisse deuten darauf hin, dass die Bindungen kovalenter werden, wenn die Filmdicke sinkt. Diese Ergebnisse deuten darauf hin, dass die relevanten Schaltprozesse in ähnlichen Materialien bei dünneren Filmen langsamer erfolgen (und dabei mehr Energie benötigt wird).

Verwertungsmöglichkeiten

Die oben beschriebenen Ergebnisse deuten auf eine systematische Abhängigkeit der entscheidenden Schaltparameter von der Materialstöchiometrie hin. Mit der neu entwickelten Karte können solche Änderungen der Stöchiometrie mit Änderungen der Bindung in Verbindung gebracht werden, die wir mit quantenchemischen Bindungsdeskriptoren beschreiben können. Damit verfügen wir über ein Koordinatensystem, mit dem wir relevante Eigenschaften maßschneidern können. Das Potenzial dieses Konzepts wird derzeit in Zusammenarbeit mit einem deutschen Halbleiterhersteller erforscht.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [\[AGN21\]](#), [\[CHEN21\]](#), [\[MAI20\]](#), [\[PER21\]](#), [\[PRI21\]](#), [\[MUE21\]](#), [\[WUT22\]](#)

AP 1.4 Optimierung von PCM Bauteilen aus skalierbaren MOCVD-Prozessen (FZJ)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Parameter für das selektive PCM-Wachstum mit der MOCVD und MBE		
2. Optimierte Struktur, bzgl. Schichtdicke, Zusammensetzung und laterale Ausdehnung		
3 Prozess für die Anfertigung von Si Substraten mit „heat plug“ Strukturen für die selektive Epitaxie von PCM		
4. Konzept für die Einbettung von Prototypen in CMOS Substrate		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Wir können aufgrund einer Vielzahl von Wachstumsprozessen und Optimierungsschritten sehr kontrollierbar und reproduzierbar die 7 verschiedenen $\text{Ge}_x\text{Sb}_y\text{Te}_z$ -Filme auf Si(111)-Substraten mittels CVD und MBE herstellen. Diese wurden mittels XRD und bei ausgewählten Proben mittels TEM untersucht. Abbildung 3 zeigt zwei TEM-Aufnahmen von einer GeSb_2Te_4 - und einer GeSb_4Te_7 -Schicht. Deutlich erkennbar sind die unterschiedlichen Stapelfolgen der GeSb_2Te_4 -Septupel und Sb_2Te_3 -Quintupel-Lagen.

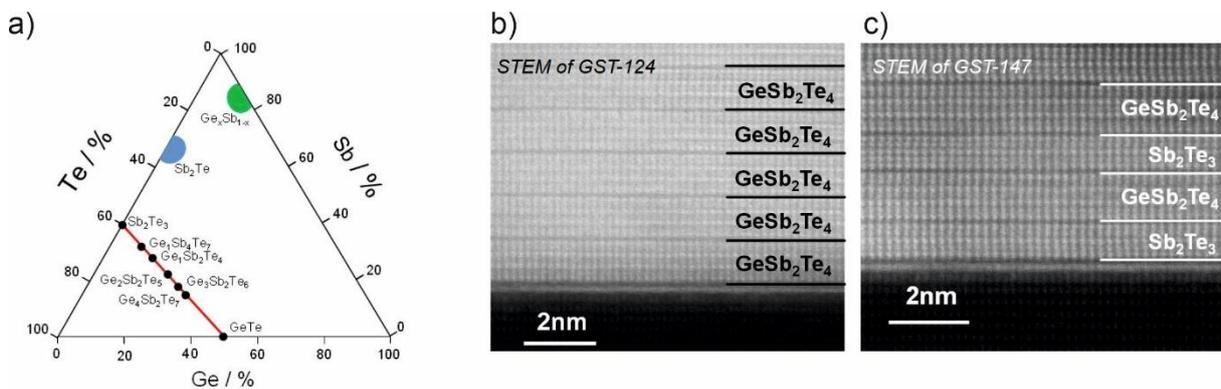


Abbildung 3: a) Phasendiagramm der $\text{Ge}_x\text{Sb}_y\text{Te}_z$ -Klasse. TEM-Abbildungen von GeSb_2Te_4 (b) und GeSb_4Te_7 (c).

Entscheidend für das Einbinden der GeSbTe -Schichten in 1T1R-Bauelemente ist ihr selektives Wachstum. Hier konnten wir das selektive Wachstum diverser GeSbTe -Schichten auf vorstrukturierten Substraten realisieren. Hierfür nutzen wir lithographisch strukturierte Si(111)/ Si_3N_4 -Substrate (Abbildung 4a). Abbildung 4b zeigt eine SEM-Aufnahme des selektiven Wachstums von GeSb_2Te_4 -Nanodrähten und Crossray-Anordnungen. Eine perfekte Selektivität ist erkennbar. Diese Erkenntnisse sind sehr nützlich für die zukünftige Integration der GeSbTe -Filmen in 1T1R-Bauelemente mittels der selektiven Epitaxie (Abbildung 4c).

Gemeinsamer wissenschaftlich-technischer Schlussbericht

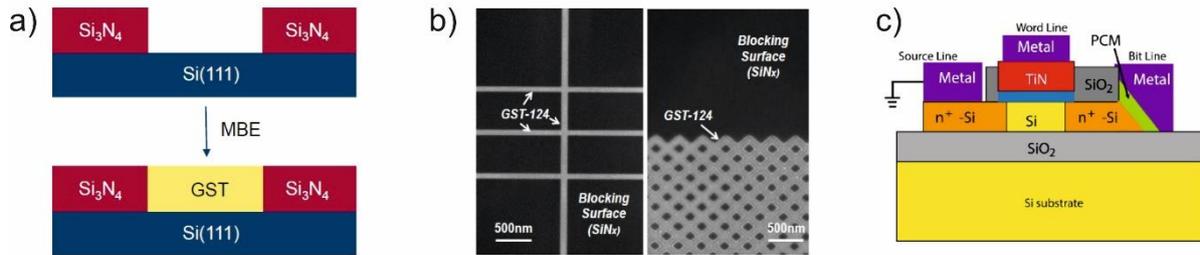


Abbildung 4: a) Schematische Darstellung des selektiven Wachstums der GeSbTe-Filme auf vorstrukturierten Si/Si₃N₄-Substraten. b) SEM-Bilder von GeSb₂Te₄-Nanodrähten und –Crossbar-Anordnungen. c) Schematische Darstellung der Integration des GeSbTe in ein 1T1R-Bauelement.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Soweit uns bekannt, sind wir die einzigen, die das selektive Wachstum von GeSbTe-Filmen auf Si/Si₃N₄-Substraten realisieren können.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln:

[\[NAK20\]](#), [\[HUA21\]](#)

Dissertation:

[JAL22] Engineering topological superlattices and their epitaxial integration in selectively grown hybrid nanostructures via MBE, PhD thesis, submitted to RWTH Aachen

Verwertungsmöglichkeiten

Die Kombination von zwei Epitaxiemethoden, CVD und MBE, lässt Rückschlüsse über die Vor- und Nachteile der beiden Technologien zu. Im Fokus stehen hier die kristalline Qualität und die Selektivität der Epischichten, sowie die Kontrollierbarkeit der Dicken und der Stöchiometrie. Darüber hinaus bieten diese Arbeiten Synergie-Effekte mit anderen Forschungsprojekten, wie zum Beispiel dem ML4Q-Projekt² über topologische Isolatoren. Im Speziellen haben einige GeSbTe-Filme topologische Eigenschaften, die auch Teil der Forschungsaktivitäten des ML4Q-Projektes sind. Das Studium des Wachstums dieser GeSbTe-Materialien liefert so wertvolle Erkenntnisse für die Verwendung dieser als topologische Isolatoren im ML4Q-Projekt.

AP 1.5 MOCVD von Schichten und Schichtstapeln aus 2D-Materialien (RWTH)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung eines MOCVD-Verfahrens für 2D-TMDC-Schichten für memristive Bauelemente		
2. Abscheidung von Einzel- und Mehrfachschichten sowie von Heterostrukturen		
3. Abscheidung leitfähiger Schichten mittels MOCVD		
4. Skalieren der MOCVD-Prozesse auf größere Durchmesser		

² ML4Q: Materie und Licht für Quanteninformation (ML4Q) ist ein Exzellenzcluster, der seit 2019 im Rahmen der Exzellenzstrategie der Deutschen Forschungsgemeinschaft (DFG) gefördert wird. ML4Q ist ein Verbundprojekt der Universitäten Köln, Aachen, Bonn sowie des Forschungszentrums Jülich.

Ergebnisbericht

Die erreichten Meilensteine führten zu den folgenden wichtigsten Ergebnissen:

Es wurden speziell für memristive Bauelemente Mehrlagenabscheidungen von MoS_2 und WS_2 optimiert und in hoher Anzahl komplette 50 mm-Wafer an die Projektpartner geliefert. Eine gesonderte Untersuchung hat sich mit der Abscheidung von TMDC auf verschiedenen leitfähigen Substraten beschäftigt. Hier konnte vor allem auf TiN die WS_2 -Deposition demonstriert werden.

Die besonderen Möglichkeiten des in situ-Monitorings wurden erfolgreich in diesem Unterarbeitspakt genutzt, den gesamten Wachstumsprozess besser zu verstehen und in funktionale Phasen zu unterteilen. Außerdem gelang die Abscheidung von metallischem Wolfram auf Saphirsubstraten. Diese Schichten sind nanokristallin, bei nur ca. 10 nm Dicke wird ein Schichtwiderstand von 350 Ohm/sq. gemessen, in guter Übereinstimmung mit Literaturdaten.

In Zusammenarbeit mit XXXXXX wurde die Abscheidung von 2D-Schichten auf CVD-Graphen demonstriert. Mehrfach-Schichtstrukturen (Heterostrukturen) bestehend aus TMDC/TMDC wie beispielsweise MoS_2/WS_2 wurden in direkt aufeinander folgenden Prozessen ohne Bruch des Vakuums im Planetenreaktor abgeschieden.

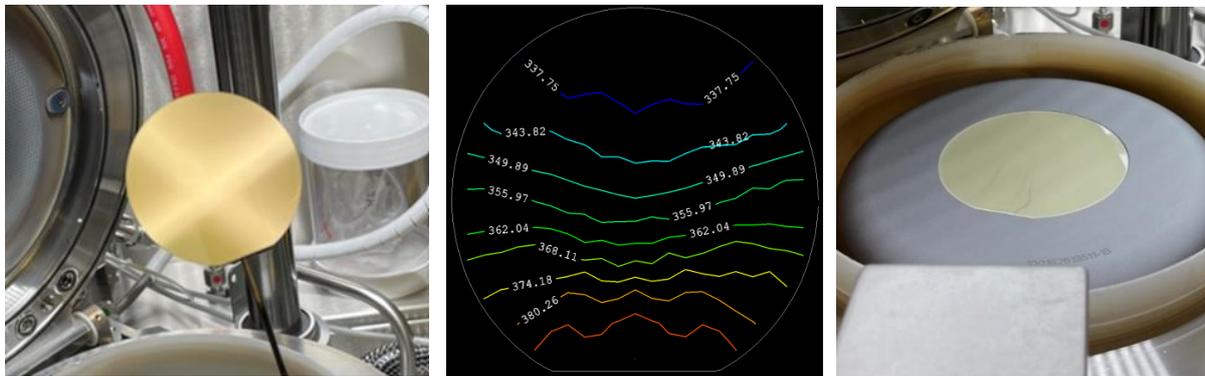


Abbildung 5: Links: Mittels MOCVD abgeschiedene W-Schicht; Mitte: Schichtwiderstand einer 10 nm dicken MOCVD-W-Schicht; Rechts: 2D- WS_2 -Schicht auf 100 mm Saphir (Copyright S. Tang und H. Kalisch, RWTH Aachen 2021)

Die Prozesse zur Abscheidung von metallischem Wolfram und 2D- WS_2 wurden zu einem Heterostruktur-Prozess kombiniert, und es wurden erste in einem Prozess abgeschiedene Metall/2D- WS_2 Schichtstapel abgeschieden. Im neu angeschafften Showerhead-Reaktor wurde die Hochskalierung von 7 x 2" Wafern auf 1 x 4" demonstriert. Die Abscheidung von Monolagen- WS_2 ist sehr homogen mit im Durchschnitt 96 % +/- 3 % Monolagenbedeckung und lediglich ca. 15 % Bilagen-Abscheidung gelungen.

Als wissenschaftliche Highlights lassen sich besonders herausstellen:

Auf der neuen CCS-MOCVD-Hardwareplattform konnte auch dank der innovativen in situ-Technologie eine außergewöhnlich gute Reproduzierbarkeit bei gleichzeitig erweitertem Verständnis der 2D-Wachstumsprozesse (Nukleation, laterales Wachstum, Schichtkoaleszenz) demonstriert werden.

Die hohe Qualität der hergestellten 2D-Schichten konnte in der Realisierung flexibler Photodetektoren mit hoher Responsivität durch den Projektpartner ELD unter Beweis gestellt werden [\[SCH20\]](#).

In Zusammenarbeit mit dem Forschungszentrum Jülich und der Firma XXXXXX wurde das Alterungsverhalten von 2D-Schichten untersucht. Erste Ergebnisse deuten darauf hin, dass sich eingebauter graphitischer Kohlenstoff negativ auf die optischen Eigenschaften der Schichten auswirkt und deren Alterung beschleunigt. Die Ergebnisse wurde als Poster auf der Graphene Week 2021 vorgestellt.

Verwertungsmöglichkeiten

Die entwickelten Abscheideprozesse können nachweislich auf 100 mm Durchmesser hochskaliert werden. Dank der grundsätzlichen inhärenten Skalierbarkeit der CCS-Technologie ist der nächste Schritt auf 150 mm technisch möglich und wird bei Bedarf in den Folgeprojekten NEUROTEC II und NeuroSys durchgeführt. Gleichzeitig trägt die nun mögliche Echtzeit-Analyse der in situ-Daten in Kombination mit dem erweiterten Verständnis der MOCVD-Prozesse entscheidend dazu bei, die mögliche industrielle Umsetzung / Kommerzialisierung aktiv zu unterstützen. Wichtig ist in diesem Zusammenhang auch, dass industriekompatible Prozesszeiten immer als Randbedingungen der Optimierung beachtet wurden. 2D-Schichten aus dem NEUROTEC Projekt wurden in verschiedenen Bauelementen von den Projektpartnern eingesetzt. Die weitere Verwertung in NEUROTEC II und NeuroSys ist gesichert. Hier werden die in NEUROTEC (I) entwickelten Prozesse weiter ausgebaut, um komplexere Schichtstrukturen mit kontrollierbarer Dicke gezielt für memristive Bauteile zu Verfügung stellen zu können.

AP 1.6 Multi-Elektroden Bauelemente zur Untersuchung memristiver Eigenschaften von 2D-Materialien (RWTH)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Fabrikation von vergrabenen Multi-Elektroden Substraten für die nanoskalige Untersuchung memristiver Phänomene in lateralen 2D-Bauelementen		
2. Vertiefen des physikalischen Verständnisses memristiver Phänomene in 2D-Materialien		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Im Rahmen des Projektes wurde eine Substratplattform entwickelt, die die Herstellung von einer größeren Anzahl nanoskaliger Gateelektroden erlaubt. Die dafür benötigten Prozesse konnten jeweils einzeln erfolgreich demonstriert werden. Leider war es auf Grund eines langen Ausfalls des für die Herstellung zentralen Gerätes (Clustertool bestehend aus einer Atomlagenabscheidung und einer PECVD) nicht mehr möglich innerhalb von NEUROTEC I die einzelnen Prozessmodule zu einem vollständigen Bauelement zusammenzufügen. Die Arbeiten werden im Rahmen von NEUROTEC II fortgeführt.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Wegen der oben beschriebenen Schwierigkeiten (Corona- und Brexit-bedinge Verzögerungen bei Lieferung von Ersatzteilen und dem Einsatz von Servicepersonal) konnten die Prozessschritte für die Herstellung der angestrebten Substratplattform nur einzeln demonstriert werden. Das Zusammenfügen und die Durchführung der mit der Plattform geplanten Experimente zu den memristiven Eigenschaften von 2D Materialien stehen noch aus.

Verwertungsmöglichkeiten

Die im Rahmen des Projektes erarbeiteten Prozessmodule werden innerhalb von NEUROTEC II zu einem vollständigen Bauelement zusammengefügt, mit dem die Untersuchungen memristiver Eigenschaften von 2D Materialien ermöglicht werden. Zudem erlaubt die Plattform auch die Untersuchung von memristiven Eigenschaften oxidischer Bulkmaterialien und die Realisierung von ultrakompakten Crossbar-Arrays. Letztere Punkte werden im Rahmen von NEUROTEC II untersucht.

AP 1.7 Konzepte für Bauelemente aus 2D-Materialien (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Herstellung und Charakterisierung von memristiven Schaltern aus CVD- und MOCVD-gewachsenen 2D Materialien.		
2. Untersuchung und Erklärung der nicht-flüchtigen Schaltvorgänge in 2D Materialien.		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigen Ergebnissen:

Um vertikale Memristoren aus 2D Materialien herzustellen muss das 2D Material entweder direkt auf dem finalen Substrat aufgewachsen oder vom Wachstumssubstrat über einen nasschemischen Transferprozess auf das vorstrukturierte Substrat übertragen werden. Beide Methoden wurden im Rahmen des AP 1.7 erfolgreich zur Fabrikation eingesetzt: Ein dünner, auf einem Siliziumsubstrat aufgedampfter Molybdänfilm wurde via chemischer Gasphasenabscheidung (engl. Chemical vapor deposition, CVD) zu vertikal-angeordnetem Molybdändisulfid (MoS_2) konvertiert und danach mit einer Gold-Topelektrode kontaktiert. Des Weiteren wurde mit dem in AP 2.3 entwickelten nasschemischen Transferprozess kommerziell verfügbares, CVD-gewachsenes hexagonales Bornitrid (h-BN) und MOCVD gewachsenes MoS_2 des Projektpartners CST (AP 1.5) auf vorstrukturierte Nickel- und Palladiumelektroden in Crossbar-Architektur transferiert. Anschließend wurden die Bauteile mit Nickel-, Aluminium- oder Palladium-Topelektroden kontaktiert und elektrisch charakterisiert.

Es existierenden unterschiedliche physikalische Mechanismen des resistiven Schaltens in 2D Materialien, so dass dieser Aspekt weiterhin Gegenstand aktueller Forschung bleibt. Im Rahmen des zweiten Meilensteins konnte der resistive Schaltmechanismus in vertikal-angeordnetem CVD MoS_2 durch analytische Untersuchungen und elektrische Messungen erklärt werden: Abhängig von der angelegten Spannung bewegen sich mobile OH^- Ionen innerhalb der van-der-Waals Lücken der MoS_2 Schichten hin und her. Die Verteilung der Ionen reguliert die Barriere für Elektronenlöcher an der Silizium/ MoS_2 Grenzschicht und sorgt somit für die nicht-volatile Änderung des Bauteilwiderstands. Für Memristoren auf der Basis von MOCVD MoS_2 und CVD h-BN legt die Analyse der elektrischen Messungen einen möglichen filamentären Schaltmechanismus nahe. Im Falle von h-BN zeigt die TEM-Elementanalyse Nickel innerhalb des h-BN-Films im niederohmigen Zustand, was auf eine metallische Filamentbildung hinweist.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Die Demonstration von nicht-volatilen Schaltern in vertikal-angeordnetem CVD MoS_2 und die vollständige Erklärung des Schaltmechanismus über die Bewegung von mobilen OH^- Ionen wurde in der Fachzeitschrift *Advanced Electronic Materials* veröffentlicht [\[BEL20a\]](#).

Der vertikale Stromtransport in Heterostrukturen bestehend aus Silizium, vertikal-angeordnetem CVD MoS_2 und Graphen wurde untersucht und in der Fachzeitschrift *ACS Applied Materials & Interfaces* veröffentlicht [\[BEL20b\]](#).

In Bauteilen basierend auf künstlich aufeinandergestapeltem CVD h-BN konnte flüchtiges resistives Schalten (engl. threshold switching) und eine Änderung der Zyklus-zu-Zyklus-Variabilität im Vakuum beobachtet werden. Diese Ergebnisse wurden im Rahmen des *IEEE Silicon Nanoelectronics Workshop 2021* vorgestellt [\[VOE21KO\]](#).

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind *open access* veröffentlicht in begutachteten Zeitschriftenartikeln und Konferenzbeiträgen: [\[BEL20a\]](#), [\[BEL20b\]](#), [\[VOE21KO\]](#)

Verwertungsmöglichkeiten

Die entwickelten Prozessflüsse, Analyseschritte, die designten Photomasken und die gesammelten Erfahrungen mit der Charakterisierung von Memristoren werden in den APs 2.5 und 2.6 in NEURTEC-II sowie im Projekt NeuroSys-A verwendet um Memristoren basierend auf 2D Materialien zu fabrizieren und zu analysieren.

Die Infrastruktur des ELD wurde um einen Wire Bonder erweitert, mit dem in Zukunft Chips in Gehäuse gebondet werden können, um erweiterte Testmöglichkeiten zu erhalten.

Die Beschaffung der Pulsmesseinheit (PMU) für einen XXXXXX Parameter Analyzer ermöglicht unter anderem die ultraschnelle Charakterisierung von Memristoren. Damit wurden die Messmöglichkeiten des ELD sinnvoll erweitert und Memristoren können in den zukünftigen Projekten NEUROTEC-II sowie NeuroSys-A intern vollständig charakterisiert werden.

AP 1.8 2D-Materialien für memristive Bauelemente (FZJ)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Inbetriebnahme der neu beschafften MOCVD-Anlage		
2. MOCVD Wachstum von Schichten und Schichtstapeln aus 2D-Materialien für den Einsatz memristiven Bauteilen für künftige neuro-inspirierte Technologien der KI in enger Zusammenarbeit mit dem Projektpartner CST/RWTH.		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Das CCS MOCVD-System zur Gasphasenabscheidung von 2D Schichten und Schichtstapeln „JULE“ (Juelich advanced tool for 2D-Layer-Epitaxy) wurde am 01.06.2021 erfolgreich in Betrieb genommen. Ein CVD Prozess für qualitativ hochwertiges Monolagen-Graphen auf Saphir wurde erfolgreich implementiert und Graphen/Saphir Proben wurden an das CST (RWTH) geliefert. Darüber hinaus wurden MOCVD Prozesse, Proben und Analysen mit dem CST ausgetauscht. Mittels STM-Methoden wurde die atomare Struktur der Graphen/Saphir Wechselwirkung im Detail untersucht und es konnte die wichtige Bedeutung von Hydroxylgruppen für die lokale Wechselwirkung demonstriert werden.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Mit der neu installierten Anlage mit einem Temperaturbereich bis 1400 °C steht im Konsortium erstmals ein CVD-Prozess für das Wachstum von Monolagen-Graphen auf isolierenden, halbleiterkompatiblen Substraten für das nachfolgende Wachstum von Graphen/TMDC-Heterostrukturen zur Verfügung. In Kooperation mit dem CST/RWTH wurden auf Graphen/Saphir Proben aus JULE MoS₂, MoSe₂, WS₂ und WSe₂ Schichten über MOCVD-Prozesse aufgewachsen. Ein speziell konstruierter Transportrezipient ermöglicht einen Probentransfer unter Luftausschluss, um Korrosion der Schichten zu verhindern.



Abbildung 6: MOCVD (Metall-organische chemische Gasabscheidung) Anlage wurde als „JULE: Juelich advanced tool for 2D-Layer-Epitaxy“ in Betrieb genommen.

Verwertungsmöglichkeiten

Die Infrastruktur des FZJ wurde durch die MOCVD Anlage gestärkt für zukünftige Forschungsprojekte, Studien und industriell kompatible Pilotserien zur Abscheidung von 2D Materialien. Deren großes Einsatzpotential als funktional neuartige memristive Bauteile und in Form anderer z.B. photonischer Halbleiterbauteile kann nun durch weitere Forschung und anschließende Produktentwicklung erarbeitet werden. Die Abscheideergebnisse, Prozessparameter und das Handling werden zukünftig dem Anlagenhersteller XXXXXX zurückgemeldet, der dies in die eigene weitere Forschung, Vorentwicklung, Produktentwicklung und in seinem Serviceangebot verwerten kann. Dieser Transfer wird mit dem Unternehmen XXXXXX und dem RWTH CST Institut kooperativ in NEUROTEC-II (AP1.5 und K1) fortgeführt. Die geplanten Arbeiten werden von neuen Analysemöglichkeiten (AP1.7, TEM) und der Bauelemente-Herstellung durch Schicht(stapel)transfer (ELD/RWTH, XXXXXX) flankiert. Im Oktober 2020 wurde überdies im Rahmen des „Graphene Flagship“- Programms der Europäischen Kommission das Projekt „2D-EPL“ für eine 2D-Pilotlinie gestartet. Ziel ist ein europäisches Ecosystem für die Prototypenherstellung von Graphen und verwandter 2D-Materialien auf 300 mm-Durchmesser Wafern mit Anwendungspotenzial im Bereich der Elektronik, Photonik und Sensorik. Unter den Partnern sind XXXXXX, die ebenfalls Partner in NEUROTEC II und außerdem in NeuroSys kooperieren. Der Austausch zwischen diesen Projekten und dem Folgeprojekt NEUROTEC II wird die Umsetzung der Ergebnisse zusätzlich beschleunigen.

AP 2.1 Herstellung von Matrixelementen aus memristiven Zellen aus Oxid-VCM und PCM Bauteilen (FZJ)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX

XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Herstellung von 8x8, 16x16 und 32x32 Matrizen mit memristiven Ta₂O₅ Bauelementen		
2. Fabrikation von 8x8 bis 16x16 Speichermatrizen aus Ta₂O₅ mit 1T-1R		
3. Übertragung des Prozessablaufs auf nanostrukturierte 8x8 und 16x16 Matrizen aus Elementen 100x100 nm².		

Ergebnisbericht

Die genannten Meilensteine des Projekts führten zu den folgenden Ergebnissen.

Passive Kreuzpunktmatrizen aus TaOx/Ta-Memristivelementen wurden in verschiedenen Größen (8x8, 16x16 und 32x32) realisiert. Diese Crossbar-Arrays weisen jedoch ein erhebliches Problem in Form von Kriechströmen auf, das eine Fehlfunktion der passiven Arrays verursacht. Um den Kriechstrom in der Crossbar-Architektur zu eliminieren, wurde eine 1T-1R-Integrationsplattform auf einem vollständig verarmten Silicon-on-Insulator (SOI)-Substrat entwickelt. Diese Architektur ermöglicht neuromorphe Computeranwendungen auf der Basis von TaOx/Ta memristiven Crossbar-Arrays. Abbildung 7 zeigt den Prozessablauf und illustriert einen Querschnitt des 1T-1R-Bauelements. Für die Herstellung des MOSFET-Bauteils wurde ein Gate-First-Prozess mit selbstausrichtendem NiSi S/D auf dem 30 nm dicken SOI-Substrat entwickelt. Anschließend wurde der TaOx (10nm)/Ta(15nm) RRAM in das Backend des SOI-MOSFETs integriert (siehe Abbildung 7). Die Gate-Länge des SOI-MOSFETs betrug 2 µm, während die Fläche der RRAM-Zelle 2x2 µm² betrug. Abbildung 7 zeigt den Galvanisierungsprozess und das bipolare Schalten von TaOx/Ta RRAM-Bauelementen bei verschiedenen Gate-Spannungen (V_{gs}= 1,0 - 2,0 V) in der 1T-1R-Konfiguration.

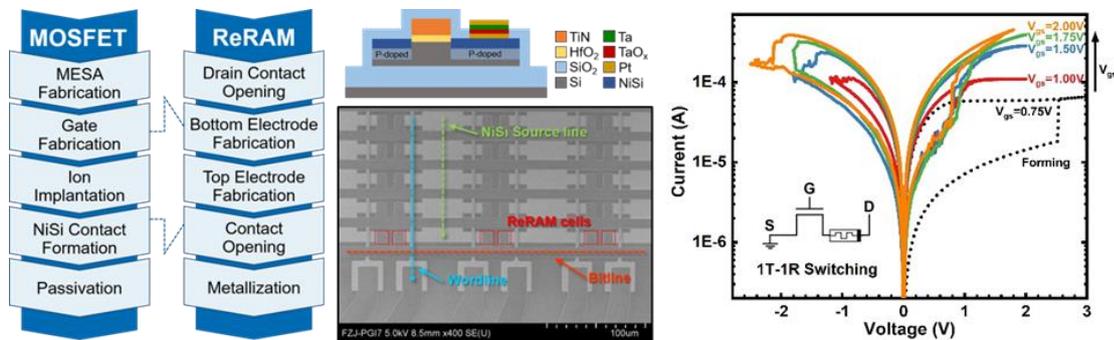


Abbildung 7: Schematische Darstellung der Herstellungsschritte für die Integration von FD-SOI-MOSFET und TaOx/Ta RRAM. SEM-Bild des 16x16 1T-1R Crossbar-Arrays. I-U-Kennlinien (Elektroforming und Schalten) des TaOx/Ta RRAM in der 1T-1R-Konfiguration, wobei der MOSFET als Strombegrenzer dient.

Für die Realisierung von Logikfunktion im RRAM-Baustein wurden zudem verschiedene Array-Größen für die 1T-1R-Architektur hergestellt. In der 1T-nR-Konfiguration wurde eine zustandsabhängige IMPLY-Logik³ unter Verwendung von Impulsen mit einer Länge von 100 µs realisiert. Als letzter Meilenstein wurde im Rahmen dieses Projekts auch ein Nanocrossbar-Array (8x8, 16x16) von 100x100nm² Fläche mit TaOx/Ta RRAM-Bauelementen hergestellt.

Verwertungsmöglichkeiten

Die 1T-1R-Prozesstechnologie auf Silicon-on-Insulator (SOI)-Wafern in NEUROTEC wurde im Reinraum der Helmholtz-Nano-Facility (HNF) am Forschungszentrum Jülich entwickelt. Diese Technologie wird

³ IMPLY Logik A→B bedeutet: Wenn A wahr ist, ist die Ausgabe gleich dem Wert von B, sonst ist sie immer wahr.

Gemeinsamer wissenschaftlich-technischer Schlussbericht

als Basis für die weitere Entwicklung der 1T-1R Crossbar-Matrix in NEUROTEC-II dienen. Darüber hinaus könnte diese Prozesstechnologie die Forschungs- und Entwicklungsaktivitäten in einem anderen Projekt unterstützen. Zum Beispiel wird im Rahmen des von der DFG geförderten SPP 2262 ein Memristor-basiertes zelluläres nichtlineares Netzwerk (mCNN) entwickelt. Für die experimentelle Demonstration des mCNN-Netzwerks zur Kantenerkennung wird die entwickelte 1T-1R-Prozesstechnologie eingesetzt.

AP 2.2 Designkonzept für mehr-dimensionale Netzwerke künstlicher Synapsen mit variabler Konnektivität (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung selbstjustierter Prozesse zur Fabrikation von vertikalen Gate-All-Around Nanowire FETs		
2. Demonstration lateraler ECM Zellen für die Realisierung von mehr-dimensionaler Netzwerke mit hoher Konnektivität		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Ein Prozess zur top-down Herstellung von vertikalen Si Nanowire-Strukturen wurde entwickelt. Dieser bestand aus einer EBL (electron beam lithography) Prozessentwicklung, um im Ätzprozess hinreichend zu maskieren und der Entwicklung des Ätzprozesses selbst (Bosch-Prozess), der es erlaubt, vertikale Si-Nanowires herzustellen, bei denen der Kanaldurchmesser (bis zu 30nm demonstriert) vielfach kleiner ist als der Kontaktdurchmesser. Der Prozess wurde dahingehend optimiert, dass „gestapelte“ Si-Nanowire Strukturen erzeugt werden können.

Ferner wurde die konforme, selbstadjustierte Abscheidung von Gate-Dielektrikum und Gate-Metall demonstriert (ALD Al₂O₃ und thermisches SiO₂ bzw. ALD TiN). Erste Versuche zum anisotropen Rückätzen des konform abgeschiedenen Gate-Metalls wurden durchgeführt. Außerdem wurde ein Damascene-Prozess zur Herstellung von lateralen ECM (electro-chemical metallization) Bauteilen entwickelt. Durch Kombination von (an den kritischen Stellen) selbstadjustierten Abscheidungen von Elektrolyt und Metall gefolgt von einem Planarisierungsschritt erlaubt mit diesem Prozess den Elektrodenabstand in die Nähe von typischen Werte für vertikale ECM Bauelemente zu bringen.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Mit dem Damascene-Prozess wurden laterale ECM Bauteile mit ca. 20nm Elektrodenseparation hergestellt und an diesen ein resistives Schaltverhalten beobachtet (vgl. Literatur: bisher begrenzt auf ca. 200nm wegen lithographischer Limitationen). Die Schaltspannung lagen bei ca. -1,5V (RESET) bzw. 2V (SET) und es konnten abhängig vom Begrenzungsstrom beim SET unterschiedliche Low resistance states (LRS) eingestellt werden. Weiterhin wurde resistives Schalten auch mittels pulsförmigen Signalen demonstriert.

Verwertungsmöglichkeiten

Die im Rahmen des Projektes erarbeiteten Prozessmodule werden innerhalb von NEUROTEC II zu einem vollständigen Baustein bestehend aus CMOS Steuerung und lateral und vertikaler ECM Zellen zusammengesetzt. Neben den vertikalen GAA Nanowire Transistoren werden dazu auch laterale SOI CMOS Bauelemente hergestellt und eingesetzt.

AP 2.3 Integrationskonzepte für 2D Materialien (RWTH)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung von Transfer- und Integrationsprozessen für 2D Materialien zur Realisierung von memristiven 2D-Bauelementen		
2. Integration memristiver 2D Bauelemente mit herkömmlicher CMOS Technologie.		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigen Ergebnissen:

Da 2D-Materialien noch nicht auf CMOS-Substraten gewachsen werden können, müssen sie auf einem speziellen Wachstumssubstrat gewachsen und dann auf das gewünschte Zielsubstrat transferiert werden. Im Rahmen des ersten Meilensteins wurde ein Nasschemie-basierter Transferprozess für chipflächiges MoS₂ und weiterführend ein wafer-skaliger Transferprozess entwickelt. Raman- und Photolumineszenzmessungen vor dem Transferprozess auf dem Wachstumssubstrat und nach dem Transferprozess auf dem Zielsubstrat zeigen keinen signifikanten Qualitätsverlust des MoS₂ aufgrund des Transfers.

Zu einer erfolgreichen Integration von 2D-Materialien gehört unter anderem die Minimierung des Kontaktwiderstands zwischen 2D-Material und kontaktierendem Metall. Es wurden nanoskalige Strukturen mittels lithografischer Verfahren hergestellt, um nach der sogenannten Transfer-Längen-Methode den Kontaktwiderstand zu MoS₂ mit verschiedenen Kontaktmaterialien zu bestimmen. Die Kontaktierung von MoS₂ mittels einer Graphen-Monolage führte zu dem geringsten Kontaktwiderstand.

Da 2D-Materialien an Luft schnell degradieren ist eine Verkapselung der 2D-Material-basierten Bauteile, ohne die Bauteileigenschaften signifikant zu verändern, äußerst wichtig. Hierzu wurden verschiedene Proben mit Feld-Effekt-Transistoren (FETs) auf Basis von MoS₂, ohne Einkapselung, mit Aluminiumoxid (Al₂O₃) eingekapselt und mit hexagonalem Bornitrid und Al₂O₃ eingekapselt, hergestellt. Um die Performanz der Einkapselungen zu validieren wurden die Transfer-Charakteristiken der FETs in Luft und in Vakuum bestimmt. Die alleinige Einkapselung von MoS₂ mit Al₂O₃ führt zwar zu einer verringerten Hysterese im Vergleich mit elektrischen Messungen ohne Einkapselung, allerdings auch zu einer verschobenen Schwellenspannung. Das zusätzliche Einkapseln des MoS₂ mit h-BN führt nur zu einer kleinen Verschiebung der Schwellspannung bei gleichzeitiger Verringerung der Hysterese, sodass die elektrische Transfer-Charakteristik der Bauteile an Luft und in Vakuum kaum zu unterscheiden sind.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Mit Hilfe des entwickelten Transferprozesses konnten flexible Fotodetektoren auf Basis von MoS₂ hergestellt werden mit möglichen Einsatzmöglichkeiten im blauen Lichtspektrum. Die Arbeit hierzu konnten wir in ACS Photonics publizieren [\[SCH20\]](#).

Die Kontaktierung von MoS₂ mit Monolagen-Graphen führt im Vergleich mit anderen Veröffentlichungen zum niedrigsten gemessenen Kontaktwiderstand zu CVD-gewachsenem MoS₂ von $R_c = 9 \pm 1.7 \text{ k}\Omega \mu\text{m}$, die Ergebnisse wurden im Rahmen der Device Research Conference 2021 veröffentlicht [\[SCH21KO\]](#).

Die Arbeiten zur erfolgreichen Einkapselung von FETs basierend auf MoS₂ konnten wir im Rahmen der Device Research Conference 2021 in Santa Barbara veröffentlichen [\[PIA21KO\]](#).

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind *open access* veröffentlicht in begutachteten Zeitschriftenartikeln und Konferenzbeiträgen: [\[SCH20\]](#), [\[SCH21KO\]](#), [\[PIA21KO\]](#)

Verwertungsmöglichkeiten

Die Ergebnisse zur Integration und die Erfahrungen des Handlings von MoS₂ können in AP2.5, 2.6 in NEUROTEC-II sowie im Projekt NeuroSys-A verwendet werden, um die Verfahren weiter zu optimieren, aber auch als Grundlage dienen ähnliche Prozesse für andere 2D-Materialien zu entwickeln, um Diese in bestehende CMOS Technologie zu integrieren.

Die Infrastruktur des ELD wurde um einen Wire Bonder erweitert mit dem in Zukunft Chips in Gehäuse gebondet werden können, um erweiterte Testmöglichkeiten zu erhalten.

Die Beschaffung der Pulmeseinheit (PMU) für den XXXXXX ermöglicht unter anderem die ultraschnelle Charakterisierung von Memristoren. Damit wurden die Messmöglichkeiten des ELD sinnvoll erweitert und Memristoren können in den zukünftigen Projekten NEUROTEC-II sowie NeuroSys-A intern vollständig charakterisiert werden.

AP 3.1 Kontinuumsmodellierung memristiver Bauelemente (FZI)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung physikalischer Modelle für die in AP 1 gefertigten Bauelemente		
2. Vertiefung des physikalischen Verständnis des Schaltverhaltens		
3. Liefert Input für Kompaktmodelle in AP 3.2		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Bezüglich der flächig-schaltenden Zellen konnten erste Modelle für Bilagen-Systeme erstellt werden (M3). Dazu wurden die beschafften Softwarepakete XXXXXX eingesetzt. Durch den Einsatz des neu angeschafften Rechenservers konnte zudem schnellere Simulationszeiten erzielt werden. Eine wesentliche Erkenntnis der Simulationen ist das unterschiedliche Schaltrichtungen entstehen, wenn die Ionen nur in einer Schicht umverteilt werden oder es zu einem Sauerstoffaustausch kommt. Diese ersten Modelle werden in NEUROTEC II erweitert, um ein prädiktives Schaltmodell für die flächigen Systeme zu erstellen. Weiterhin wurde in Kooperation mit der AG Lemme (AP2.3), der ECM Mechanismus als Schaltmechanismus in Ni-basierten 2D Memristoren identifiziert (M4). Dafür wurde eine 2D XXXXXX Modell aufgebaut. Der Abgleich erfolgt in NEUROTEC II.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

In Bezug auf die Meilensteine M1 und M2 gab es 3 Highlights. In Kooperation mit Regina Dittmann wurde die Rolle der Thermodiffusion in filamentären TaOx-basierten VCM Zellen untersucht. Mit Hilfe von XXXXXX Simulationen konnte und spektroskopischen Messungen konnte gezeigt werden, dass die Thermodiffusion die Filamentbildung während des Elektroformierens nur unterstützen kann, aber nicht der treibende Prozess ist. Dieses Ergebnis wurde in einer gemeinsamen Publikation in Adv. El.

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Mat. festgehalten [HEI22]. Ein weiteres Highlight war die Identifikation von 2 dominierenden Leitfähigkeitstypen mit Hilfe von DFT-NEGF Rechnungen. Für tiefe Sauerstoffleerstellendefektniveaus ergibt sich ein Transport über diese Defektniveaus (bzw. ein gebildetes Subband). Im Gegensatz dazu, ergibt sich ein Bandtransport für flache Störstellen. In beiden Fällen, bestimmt die Injektion der Elektronen durch einen Tunnelprozess an der Metall/Oxid Grenzfläche den Transport. Die Tunneldistanz wird dabei durch die Verteilung der Sauerstoffdefekte bestimmt. Dieses Ergebnis konnte in ACS Applied Electronic Materials als Spotlight Artikel veröffentlicht werden [FUN21]. Diese Erkenntnisse fließen in die Verbesserung der Kompaktmodelle in NEUROTEC II ein. Ein letztes Highlight war die Entwicklung eines konsistenten Modells für die Langzeitstabilität und Messinstabilität in filamentären VCM Zellen [KOP21]. Mit Hilfe eines kinetischen Monte Carlo Modells, konnte hier gezeigt werden, dass „kornartige“ Strukturen das experimentell beobachtete Verhalten erklären können. Innerhalb eines „Korns“ bewegen sich die Leerstellen sehr leicht, wodurch sich die Messinstabilität erklären lässt. Auf längeren Zeitskalen ergeben sich aber auch Sprünge von Korn zu Korn über eine höhere Barriere und dadurch ergibt sich eine überlagerte Widerstandsänderung über eine längere Zeit. Diese Erkenntnisse konnten in AP3.2 genutzt werden, um ein Kompaktmodell für die Messinstabilität aufzubauen.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [FUN21], [KOP21], [HEI22]

Verwertungsmöglichkeiten

Die entwickelten Modelle können in Zukunft wie folgt verwertet werden: Die Modelle zum flächigen Schalten werden in NEUROTEC II weiter verbessert und mit den Daten abgeglichen werden. Bezüglich des Modells für 2D Memristoren wird in NEUROTEC II ein Abgleich zwischen Experiment und Simulation erfolgt. Da es sich hier um ein ECM Modell handelt, dient dieses Modell in NEUROTEC II als Grundlage für die Untersuchung in AP3.2 zu den Interconnects in Zusammenarbeit mit der AG Knoch (AP2). Zudem soll es erweitert werden zur Modellierung flüchtiger ECM Zellen in NEUROTEC II (AP 31.) in Zusammenarbeit mit Susanne Hoffmann-Eifert. Die Erkenntnisse aus den DFT-NEGF Simulationen werden in NEUROTEC II zur Verbesserung der Kompaktmodelle in AP3.1 genutzt. Diese Kompaktmodelle werden dann auch in NeuroSys und dem SPP MemrisTec verwendet werden. Die KMC Modellierung wird in NEUROTEC II ebenfalls weitergeführt. Die KMC Modelle kommen innerhalb des SFB Nanoswitches auch in einem Transferprojekt mit XXXXXX zum Einsatz.

AP 3.2 Kompaktmodellierung memristiver Bauelemente (FZJ)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung von Kompaktmodellen für den Schaltentwurf		
2. Implementation von Variabilität in die Kompaktmodelle		
3. Kalibration der Modelle mit experimentellen Daten		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Die hier erarbeiteten Kompaktmodelle wurden den Partnern in AP3/AP4/AP5 zur Verfügung gestellt. Mit diesen Modellen konnten Arrays untersucht werden in AP5 oder auch Fehlermodelle analysiert werden AP4 (M1). Weiterhin wurden ein Formingmodell für filamentäre VCM Zellen erstellt (M3), das anhand der Messergebnisse von ZrOx-basierten VCM Zellen verifiziert wurde. Diese basiert auf dem

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Sauerstoffaustausch an der Elektrode. Das erste Modell wurde bei der ECCTD vorgestellt (1). Das Nachfolgepaper, das auch Arrays untersucht, ist eingereicht und befindet sich im Revisionsprozess. Zum Ende des Projekts wurde ein Modell für PCM Zellen aus der Literatur implementiert. Dieser Ansatz wurde gewählt da noch keine Bauelementdaten aus dem Konsortium vorlagen. Sobald Daten vorliegen, soll das Modell innerhalb von NEUROTEC II verifiziert werden.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Insgesamt konnten innerhalb dieses AP 4 Publikationen erzielt werden. Für filamentäre VCM Zellen konnten Variabilitätsmodelle erstellt werden, die sowohl die Bauelementvariation als auch die Zyklusvariabilität beinhalten [BEN20], siehe Abbildung 8.

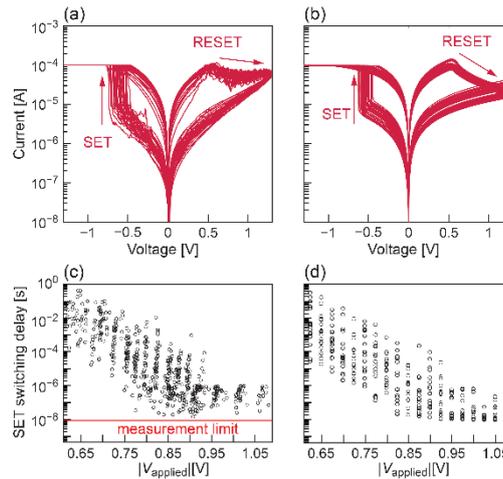


Abbildung 8: Experimental (a) I-V characteristics and (c) SET switching kinetics of a filamentary HfO₂-based VCM cell. Simulated (b) I-V characteristics and (d) switching kinetics using the JART VCM v1b model [BEN20].

Die Modelle wurden mit den experimentellen Daten aus AP1.1 (AG Susanne Hoffmann-Eifert) kalibriert. Mit diesem Variabilitätsmodell konnte stochastische Lernregeln überprüft werden [BEN21]. Zudem konnte die Messinstabilität in Zusammenarbeit mit AP 4 erfolgreich in das Modell implementiert werden [WIE21]. Auch diese Modelle wurden an die Projektpartner transferiert. Ein weiteres Highlight stellt die Modellierung der SET Kinetik von flüchtigen ECM Zellen da. Die experimentellen Arbeiten aus AP1.1 konnten dadurch um einen theoretischen Aspekt vertieft werden. Dies führt zu einer gemeinsamen hochrangige Publikation [Chek22].

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln:

[Ben20], [Ben21], [WIE20], [Chek22]

Verwertungsmöglichkeiten

Alle veröffentlichten Modelle werden als Verilog-A Version zur Implementierung in Schaltungssimulatoren der Allgemeinheit zur Verfügung gestellt (www.jart.html). Zudem werden die Modelle an alle Projektpartner in NEUROTEC transferiert. Die Kompaktmodelle werden in NEUROTEC II als auch in NeuroSys weiter verwendet und weiterentwickelt. Diese dienen vor allem für das Design der co-integrierten Demonstratoren in NEUROTEC II (DP), aber auch für die Entwicklung von neuen Schaltungskonzepten mit memristiven Bauelementen (AP 5 und AP 6). Weiterhin werden die Modelle auch im

Schwerpunktprogramm MemrisTec innerhalb der Projekte MemDPU, Robcomm, Mem2CNN und Memmea weiterverwendet.

AP 3.3 Virtuelle Prototypen für neuromorphe Schaltungen (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Parallele Simulation: Übertragung bestehender paralleler Simulationstechnologien aus dem SystemC-Bereich auf neuromorphen Schaltungsarchitekturen.		
2. 2. Schätzung des Stromverbrauchs: Übertragung bestehender Technologien zur schnellen und genauen Leistungsabschätzung von neuromorphen Systemen.		
3. Hybride Simulation: Integration von virtuellen und FPGA-Prototypen zur Optimierung der Simulationsgeschwindigkeit.		
4. Multi-Scale Simulation: Nahtlose Integration von Simulationstechnologien auf verschiedenen Abstraktionsebenen. Dies ermöglicht einen fließenden Übergang von der zeitaufwändigen sehr genauen Simulation zur sehr schnellen abstrakten Simulation.		

Ergebnisbericht

Die erreichten Meilensteine führten zu den folgenden wichtigsten Ergebnissen:

Im Zuge des NEUROTEC Projektes wurde eine virtuelle Plattform (NeuroVP) entwickelt, welche die Abschätzung der Rechenleistung und der Energieeffizienz ermöglicht. NeuroVP, basierend auf SystemC, nutzt die Interoperabilität der Modellierung auf Transaktionsebene und ermöglicht eine schnelle Erkundung des Designraumes. NeuroVP integriert einen neuromorphen Beschleuniger und verwendet den Open-Source-Prozessor RISC-V, um die Hauptoperationen künstlicher neuronaler Netze, d.h. Multiplikation und Akkumulation, auszuführen.

Darüber hinaus ermöglicht eine erweiterte Version von NeuroVP schnelle Simulationen für die Integration mehrerer speicherinterner neuromorpher Beschleuniger in einem Multicore-System. Dies wird durch die Integration von parallelen Simulationstechniken in die virtuelle Plattform erreicht.

Außerdem wurden Konzepte der hybriden Simulation implementiert, die darauf abzielen, die Simulationsdauer zu verkürzen, indem bestimmte Operationen auf realer Hardware ausgelagert werden. Field Programmable Gate Arrays (FPGAs) dienen aufgrund ihrer Eigenschaft der Rekonfiguration als bevorzugte Plattform. XNOR-Operationen wurden mit Hilfe des hybriden Simulationsansatzes in einen neuromorphen Hardwaresimulator verlagert. Dadurch können Simulationen komplexer Systeme in zulässiger Zeit durchgeführt werden. Das implementierte FPGA-Design besteht aus mehreren Blöcken, welche verantwortlich sind um z.B. die entsprechende Adressierung der Reihen und Spalten einer memristiven Gatterstruktur zu generieren. Hierbei ermöglicht eine generische Kommunikationsschnittstelle den Austausch von Daten zu der NeuroVP sowie Simulatoren von Drittanbietern.

Die Erweiterung der NeuroVP mit einem „Multi-Scale“ Mechanismus erlaubt es neuromorphe Systeme auf unterschiedlichen Abstraktionsebenen zu simulieren. Hierbei kommen Simulatoren von Drittanbietern zum Einsatz, welche vor allem die untersten Abstraktionsebenen (Schaltungsebene) abdecken. Grundsätzlich bietet dieses Konzept die Möglichkeit zwischen einer Simulation mit einem hohen Detailgrad oder einer hohen Simulationsgeschwindigkeit zu wechseln.

Zusätzlich zu den oben erwähnten Meilensteinen wurde ein umfassender Überblick über das neuromorphe Rechnen mit Schwerpunkt auf drei Hauptaspekten durchgeführt. Erstens wurden die neuesten neuromorphen Systemarchitekturen beschrieben und ihre Weiterentwicklungen im Laufe der Zeit hervorgehoben. Zweitens wurden Simulationsplattformen, die für die Erforschung des neuen Rechenparadigmas von grundlegender Bedeutung sind, auf System-, Architektur-, Schaltungsebene untersucht. Schließlich wurden die im CMOS-Bereich existierenden Hardware-Sicherheitsbedrohungen aufgelistet, um Bedrohungen zu identifizieren, die neuromorphe Plattformen betreffen können.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Mit Hilfe des NeuoVP-Simulators wird gezeigt, dass die Ausführung ausgewählter Anwendungen für künstliche neuronale Netze mit einem neuromorphen Beschleuniger eine bis zu 46-fach höhere Energieeffizienz und eine 26-fache Beschleunigung im Vergleich zu einem konventionellen Computersystem ermöglicht. Dies bestätigt die Vorteile der neuromorphen Technologien. Darüber hinaus zeigen die Ergebnisse paralleler Simulationen, dass dieser Ansatz die Simulationsgeschwindigkeit für die analysierten Arbeitslasten um das 2,3-fache erhöht, wenn eine einheitliche Segmentierungssystemarchitektur verwendet wird, und um das 3,3-fache, wenn eine lastorientierte Segmentierung verwendet wird. Da aktuelle Computersysteme meist mit einem Mehrkernprozessor ausgestattet sind, um mehrere Threads zu betreiben, erweist sich die Nutzung der parallelen SystemC-Simulation als Mittel zur Untersuchung virtueller Plattformen für neuromorphe Systeme als effektive Methode.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in folgenden begutachteten Zeitschriftenartikeln: [\[GAL22a\]](#)(best paper award), [\[GAL22\]](#), [\[GAL21KO\]](#), [\[STA21\]](#)

Darüber hinaus wurde auf der HiPEAC Conference (Budapest, Juni 2022, <https://www.hipeac.net/>) die erste Ausgabe des Workshops "NEUROCOM" zum Thema Neuromorphes Rechnen organisiert, um bestehende Kooperationen zu stärken, neue Allianzen zwischen der Forschungsgemeinschaft und der Industrie zu schmieden und ein Bewusstsein für dieses aktuelle Thema zu schaffen.

Verwertungsmöglichkeiten

Mit Hilfe der entwickelten virtuellen Plattform konnten verbesserte Computerarchitekturen gefunden werden, die die derzeit vorgeschlagenen neuromorphen Architekturen erheblich verbessern. Es ist wichtig zu erwähnen, dass die Industrie durch die Verwendung virtueller Plattformen für das Hardware/Software-Codesign die Zeit bis zur Markteinführung von Produkten verkürzt und gleichzeitig Designfehler in den hergestellten Produkten effizient vermeiden kann. Die implementierten Simulationstechniken bilden zusammen mit den Modellierungsansätzen ein leistungsfähiges Simulationsframework, das für Industrieunternehmen, die solche Lösungen auf dem herkömmlichen CMOS-Markt anbieten, wünschenswert wäre. Eine Fortsetzung dieses Simulationsrahmens ist in AP3.3 in NEUROTEC-II geplant, um die von den Demonstratoren erzielten Ergebnisse abzuschätzen und zu verifizieren.

Die implementierten Simulationstechniken bilden zusammen mit den Modellierungsansätzen ein leistungsfähiges Simulationsframework, das für Industrieunternehmen, die solche Lösungen auf dem herkömmlichen CMOS-Markt anbieten, wünschenswert wäre. Eine Fortsetzung dieses Simulationsrahmens ist in AP3.3 in NEUROTEC-II geplant, um die von den Demonstratoren erzielten Ergebnisse abzuschätzen und zu verifizieren.

AP 4.1 Ultraschnelle Prüfung memristiver Devices (FZJ)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX

XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Test-Konzept erstellt.		
2. Vollintegrierte Testsystem zur Charakterisierung resistiver und ferroelektrischer Speicherma- terialien und Matrizen geliefert.		
3. Waferprober-Testsystem überprüft.		
4. Analysemodi (inkl. ferroelektrischer Tests) validiert.		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Die entwickelten Testkonzepte erlauben es, die Schaltkinetik von Valenzwechselbasierten (VCM) Speicherzellen im Zeitbereich unterhalb von 100 ps zu untersuchen. Hiermit konnte auch erstmalig eine Schreibzeit von 50 ps demonstriert werden. Die Testkonzepte erlauben es auch den Einfluss von experimentellen Limitierungen (Kapazitäten, Serienwiderstände, Induktivitäten) auf die gemessene Schreibzeit zu bestimmen. Die Inbetriebnahme des vollintegrierten Testsystems erlaubt es schnelle (~10 ns) und automatisierte Kinetik-Messungen an einer Vielzahl resistiver und ferroelektrischer Speicherzellen und damit große Statistiken zu diesen Speichertechnologien zu gewinnen. Der vereinbarte Funktionsumfang des Testsystems wurde erfolgreich validiert.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Es wurden die SET und RESET Schreibgeschwindigkeiten von VCM-basierten Speicherzellen gemessen. Dabei wurde in SET Richtung gezeigt, dass die Kinetik bis 50 ps nur durch das Aufladen der Speicherzelle limitiert ist. Intrinsische Effekte, wie die Migration von Sauerstoffleerstellen oder das Heizen des leitfähigen Filaments konnten ausgeschlossen werden. Bei der RESET Kinetik wurde eine intrinsische Limitierung bei ca. 400 ps festgestellt, die durch den sog. unipolaren Schaltmodus hervorgerufen wurde. Durch Materialoptimierung konnten auch 50 ps schnelle RESET Zeiten erreicht werden. Die Ergebnisse wurden in drei Artikeln in internationalen Fachzeitschriften veröffentlicht.

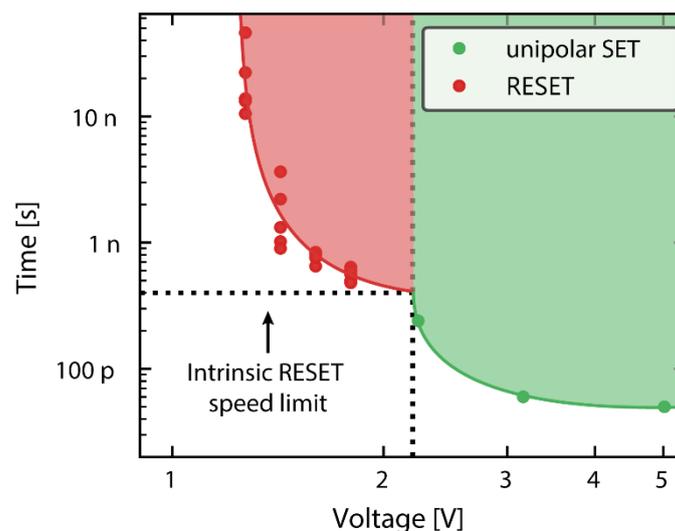


Abbildung 9: RESET-Programmierfenster für das ZrOx-basierte Bauelement. Die roten Punkte markieren die gemessenen RESET-Zeiten, die grünen Punkte die gemessenen unipolaren SET-Zeiten. Die roten und grünen Bereiche markieren Zeit-Spannungs-Kombinationen, bei denen entweder ein RESET oder ein unipolarer SET ausgelöst wird. [WIT21b].

Gemeinsamer wissenschaftlich-technischer Schlussbericht

Das Test-Konzept zur Kinetikmessung, sowie die 50 ps schnellen SET-Zeiten wurden in [\[WIT20\]](#) veröffentlicht. In [\[WIT21a\]](#) wurde das Testkonzept zum Einfluss der experimentellen Limitierung auf die gemessenen Schreibzeiten veröffentlicht. Hier wurde auch gezeigt, dass keine intrinsischen Limitierungen während der SET Kinetik auftreten. Die Limitierung der RESET-Zeiten bei 400 ps und die Materialoptimierungen zur Umgehung dieser Limitierung wurden in [\[WIT21b\]](#) veröffentlicht.

Begutachtete Zeitschriftenartikel: [\[WIT20\]](#), [\[WIT21a\]](#), [\[WIT21b\]](#)

Verwertungsmöglichkeiten

Der entwickelte Hochfrequenz-Messaufbau und das vollintegrierte Testsystem sind weltweit einzigartig und daher ist mit diesen eine Weiterführung in AP4.1 und AP4.2 in NEUROTEC-II vorgesehen. Die in NEUROTEC-I entwickelten Messtechniken am Hochfrequenz-Messaufbau werden in AP4.1 dazu verwendet, um die Geschwindigkeitslimitierungen anderer Speichertechnologien (Elektrochemische-Metallisierungszellen und Phasenwechselspeicher) zu untersuchen. Mit dem vollintegriertem Testsystem werden in AP4.2 statistische Untersuchungen zu Schreibzeiten, Endurance und Retention an verschiedenen Speichertechnologien durchgeführt. Außerdem können mit diesem Testsystem integrierte Schaltungen und Arraystrukturen untersucht werden. Die Erkenntnis, dass die RESET Geschwindigkeit von Valenzwechselspeichern durch den unipolaren Schreibmodus limitiert ist und, dass diese Limitierung durch Materialoptimierung umgangen werden kann, sind für die Kommerzialisierung von Valenzwechselspeichern von essenzieller Bedeutung.

AP 4.2 Prüfung neuromorpher Arrays (FZJ)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Test-Konzept für Arrays erstellt		
2. Vollintegrierte Testsystem zur Charakterisierung resistiver und ferroelektrischer Speichermaterialien und Matrizen geliefert		
3. Waferprober-Testsystem anhand von Arrays überprüft, Grenzen des Testsystems bestimmt		
4. Erste Ergebnisse an CMOS Integrierten memristiven Arrays.		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Die entwickelten Test-Konzepte für Arrays erlaubten die Charakterisierung der Zuverlässigkeit von VCM Speicherzellen mit signifikanter Statistik. Dies umfasste die Analyse ihrer Variabilität, Langzeitstabilität (*Retention*) und Zyklfestigkeit (*Endurance*). In letzterer Fragestellung konnte durch die Entwicklung eines einzigartigen Programmieralgorithmus erstmals gezeigt werden, dass die Zyklfestigkeit durch geeignete Wahl des Elektrodenmetalls optimiert werden kann. Die Erfahrungen in der elektrischen Charakterisierung kleiner Arrays bildeten zudem die Grundlage für die Validierung des neu beschafften Testsystems. Mit diesem ließen sich Messungen an größeren Arrays (bis 32 x 32 Zellen) durchführen und in hohem Maße automatisieren. Dadurch werden größere Statistiken erreicht

und komplexere Rechenoperationen im Speicher ermöglicht. Neben passiven VCM Zellen und Arrays wurden auch erste Ergebnisse an aktiven, CMOS integrierten Arrays demonstriert.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Die elektrische Charakterisierung der Variabilität, Langzeitstabilität und Zyklenfestigkeit konnte in drei hochrangigen Fachzeitschriften publiziert werden. Bezüglich der Variabilität konnte ein charakteristisches Rauschen der programmierten Zustände gezeigt werden. Bei Betrachtung signifikanter Statistik führt dieses Rauschen zu einer Mindestbreite der Verteilung eingeschriebener Zustände, welche das Lesefenster limitiert. Durch thermisch beschleunigte Messungen der Langzeitstabilität konnte eine weitere Verbreiterung dieser Verteilung als wesentliche Herausforderung identifiziert werden (s. Grafik). Die Messdaten erlaubten es, in Kooperation mit AP3.2, erstmals ein konsistentes Simulationsmodell der Kurzzeitinstabilität (hier Variabilität) und Langzeitstabilität zu entwickeln. Bezüglich der Zyklenfestigkeit konnte erstmals experimentell belegt werden, dass das Material der ohmschen Elektrode in VCM Zellen einen hohen Einfluss hat. Durch die Wahl eines Metalls mit niedriger Sauerstoffaffinität, konnte die Zyklenfestigkeit deutlich erhöht werden.

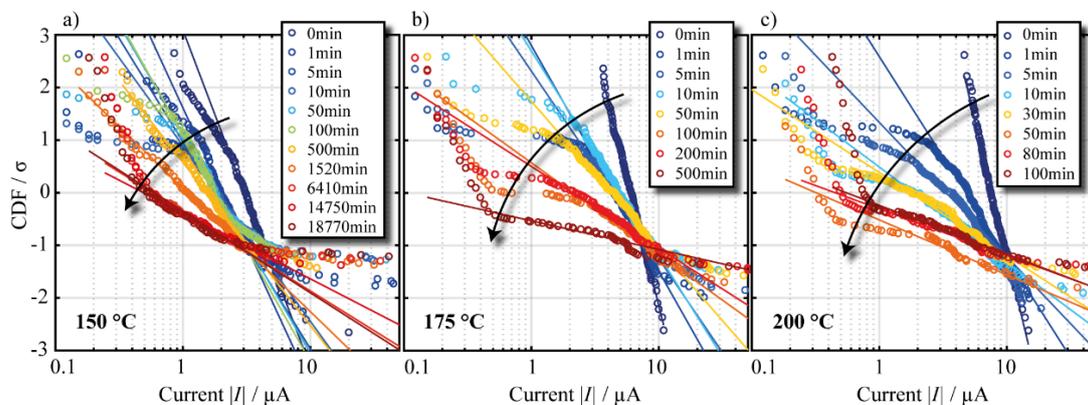


Abbildung 10: Experimentelle Retentionsdaten. Bei drei separaten Proben werden jeweils mindestens 200 Zellen in die blaue Verteilung (0 min) programmiert. Die Proben werden bei (a) 150 °C, (b) 175 °C oder (c) 200 °C gebacken. Zu den in den Legenden angegebenen Zeitpunkten wird jede Probe aus dem Ofen genommen und alle Zellen werden bei 0,2 V (200 μs) ausgelesen. In allen Fällen wird die Verteilung deutlich breiter (zunehmende Standardabweichung σ) und verschiebt sich zum niedrigeren Lesestrom (abnehmender Median μ) [KOP21]

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln:

Die Studie der VCM Variabilität ist publiziert in [WIE20]. Die Ergebnisse bezüglich der Zyklenfestigkeit sind dargestellt in [WIE21]. Die experimentelle und simulationsgestützte Analyse der Langzeitfestigkeit wurde in [KOP21] veröffentlicht.

Verwertungsmöglichkeiten

Neue technisch verwertbare Lösungen konnten für folgende Materialkombination gefunden werden: Die Zyklenfestigkeit von VCM Zellen basierend auf ZrO_2 als schaltendem Oxid konnte mit Ta als Metall der ohmschen Elektrode deutlich erhöht werden. Eine weitere Steigerung der Zyklenfestigkeit wurde durch den von uns entwickelten Programmieralgorithmus ermöglicht. Der Vorteil unseres Algorithmus in Bezug zu Konkurrenzlösungsansätzen besteht in der Kombination aus häufigen Anpassungen der Schaltspannungen, falls nötig und hohem Durchsatz in der Messung, sobald optimale Parameter ge-

funden wurden. Diese technischen Lösungen können in Zukunft wie folgt verwertet werden: Die Zyklenfestigkeit memristiver Zellen hängt stark von den verwendeten Schaltspannungen ab. Durch die Ermittlung der optimierten Zyklenfestigkeit trägt der Algorithmus zur Vergleichbarkeit verschiedener Materialkombinationen bei. Eine Weiterführung ist in AP4.1 und AP4.2 in NEUROTEC-II und in Neuro-Sys-A vorgesehen.

AP 4.3 Automatisierte Seriervalidierung von Schaltungen mit memristiven Bauelementen (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
5. Test-Konzept erstellt		
6. Komponenten des Testsystems validiert		
7. Testschaltungen entworfen und Testsystem vorbereitet		
8. Test-Konzept physikalisch validiert		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Die Analyse des Herstellungsprozesses von VCM-basierten memristiven Geräten ermöglichte die Identifizierung möglicher realistischer Herstellungsfehler. Diese Identifizierung war von entscheidender Bedeutung und garantierte genauere Fehlermodelle, was wiederum die Entwicklung einer geeigneteren Fertigungsprüfstrategie ermöglichte. Genauer gesagt hat die Analyse gezeigt, dass VCM-basierte Speicherzellen sowohl von traditionellen Fehlern - der gleichen Art von fehlerhaftem Verhalten, das bei CMOS-basierten Speicherzellen beobachtet wird - als auch von einzigartigen Fehlern betroffen sein können. In diesem Zusammenhang wurde eine neue Fertigungsprüfstrategie entwickelt, die in der Lage ist, herkömmliche und einzigartige Fehler zu erkennen. Die Strategie basiert auf der Einführung eines On-Chip-Sensors, der in der Lage ist, elektrische Messungen an der VCM-basierten Speicherzelle durchzuführen, während eine vordefinierte Betriebssequenz mit SET-, RESET- und READ-Operationen ausgeführt wird. Außerdem war es möglich, die Auswirkungen von Prozessvariationen auf das Verhalten eines VCM-basierten Speicherarrays zu ermitteln. Genauer gesagt, ermöglichte diese Arbeit die Identifizierung des tolerierbaren Variabilitätsfensters. Es ist zu beachten, dass eine extreme Variabilität verschiedene fehlerhafte Verhaltensweisen verursacht, die ebenfalls durch die Fertigungsteststrategie erkannt werden müssen. Die Fertigungsteststrategie wurde implementiert, validiert und gemäß ihrer Erkennungsfähigkeit sowie des einhergehenden Overheads bewertet. Schließlich wurde eine CMOS-basierte Schaltung für die tiefgreifende elektrische Charakterisierung und Fehleranalyse von VCM-basierten memristiven Bauelementen entwickelt und in einer 350 nm X-Fab-Technologie hergestellt.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Eine Analyse des Zusammenhangs zwischen Herstellungsfehlern, Defekten und Fehlern in memristiven Bauteilen wurde in einer Fachzeitschrift veröffentlicht. Außerdem wurde eine CMOS-basierte Schaltung zur elektrischen Fehlercharakterisierung entwickelt, die eine noch detailliertere Analyse des fehlerhaften Verhaltens von memristiven Bauelementen ermöglicht. Darüber hinaus wurde eine neue Design-for-Testability (DFT)-Strategie für das Testen von RRAMs nach der Herstellung auf einer einschlägigen internationalen Konferenz veröffentlicht, die von der IEEE gesponsert wurde. Diese Arbeit wurde aufgrund ihrer Neuartigkeit und Relevanz für die Testgemeinschaft auch zur Veröffentlichung als Buchkapitel bei Springer ausgewählt.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln:

Eine Übersicht über den Herstellungsprozess von memristiven Bauelementen und ihr mögliches fehlerhaftes Verhalten im Zusammenhang mit Herstellungsfehlern wurde in [\[POE21\]](#) veröffentlicht. Eine Studie über die Auswirkungen von Prozessvariationen auf das Verhalten von RRAM wurde in (7) veröffentlicht. Die Validierung einer Design-for-Testability (DFT)-Strategie zur Durchführung von Fertigungstests für RRAM ist in [\[BRU21KO\]](#) veröffentlicht. Eine erweiterte Version der in [\[COP21KO\]](#) veröffentlichten Arbeit wird als Buchkapitel veröffentlicht.

Verwertungsmöglichkeiten

Die Analyse der Auswirkungen von Prozessvariationen auf das Verhalten von memristiven Bauteilen liefert Informationen darüber, was toleriert wird und was extrem ist. Das tolerierte Variabilitätsfenster kann in Kombination mit verschiedenen Betriebsbedingungen verwendet werden, um Informationen über die Zuverlässigkeit der memristiven Bauelemente während ihrer Lebensdauer zu erhalten. Darüber hinaus können diese Informationen auch verwendet werden, um die Einführung neuer Strategien zu rechtfertigen, die in der Lage sind, mögliche Fehler während der Lebensdauer zu überwachen, abzumildern und zu tolerieren. Darüber hinaus wird die in NEUROTEC I entwickelte DFT-Strategie so optimiert, dass sie auch RRAMs während ihrer Lebensdauer überwachen kann und somit auch eine Lösung für die Fehlertoleranz im Feld darstellt. Es ist wichtig hervorzuheben, dass in NEUROTEC II nicht nur eine Optimierung der Teststrategie für die Großserienfertigung vorgesehen ist, sondern auch die Entwicklung von Fehlertoleranzansätzen, die mit Fehlern im Betrieb umgehen können.

AP 5.1 Erweiterte Funktionalität von Assoziativspeichern (CAM: Content Addressable Memory) basierend auf komplementären memristiven Elementen (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Die Verwendung von memristiven Elementen (CRS Blöcke eingeschlossen) in Assoziativspeichern		
2. Arraykonzepte für weitere Funktionalitäten (Hammingdistanz)		
3. Tape-out vom Schaltungsdesign in einem größeren Technologieknoten für die hybride Integration memristiver Zellen auf kommerziellen CMOS Chips		
4. Einfluss der Zuverlässigkeit der Bauelemente		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

Ein neues widerstandsbasiertes Konzept für einen inhaltsadressierbaren Speicher auf der Grundlage von komplementären Widerstandsschaltern, siehe Abbildung 11(a). Dieses assoziative Speicherkonzept ermöglicht auch die analoge Berechnung der Hamming-Distanz und kann daher als effizienter Hardwareblock für die Implementierung der Inferenzoperation in binären neuronalen Netzen verwendet werden. Es wurde eine gute Resilienz gegenüber Gerätevariabilität und Geräteausfall (stuck-at failure) demonstriert. Neben dem konzeptionellen Entwurf und der Verifizierung durch Simulation wurde eine prototypische Hardware-Demonstrationsschaltung aufgebaut (unter Verwendung einzelner Ta₂O₅-basierter memristiver Bauelemente, die im Labor hergestellt wurden), und schließlich wurde ein Tape-Out unter Verwendung des hybriden 130-nm-CMOS/HfO₂-Memristor-Prozesses XXXXXX realisiert, der von der Fa. XXXXXX angeboten wird (Abbildung 11(b)).

Gemeinsamer wissenschaftlich-technischer Schlussbericht

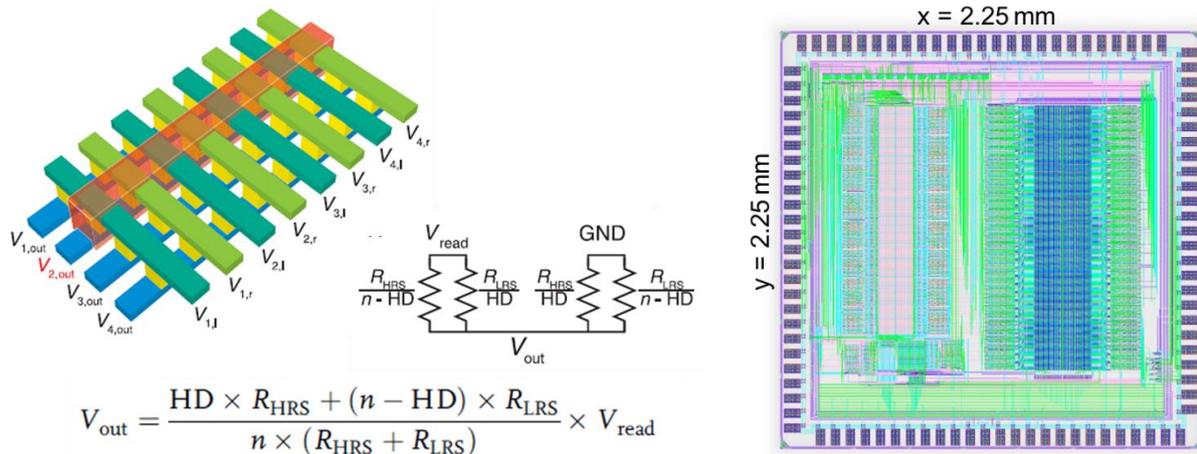


Abbildung 11: (a) Schema des neuen CAM-Konzepts auf der Basis von komplementären Widerstandsschaltern (modifiziert aus [ZIE20]); (b) Design des im XXXXX -Prozess realisierten Testchips.

Diese Arbeit wurde in Advanced Intelligent Systems [Zie20] veröffentlicht. Besonders hervorzuheben ist, dass diese Publikation dazu ausgewählt wurde, das Bild für die Titelseite dieser Ausgabe zu liefern (Abbildung 12).

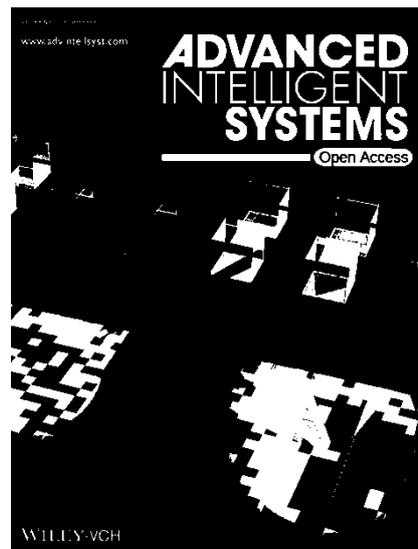


Abbildung 12: Titelblatt der Ausgabe der Zeitschrift Adv.Int.System als Würdigung unseres Beitrags

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [ZIE20]

Verwertungsmöglichkeiten

Analoge funktionelle Blöcke wie der entwickelte Assoziativspeicher werden für die Realisierung energieeffizienter neuromorpher Schaltungen zunehmend an Bedeutung gewinnen. Der entwickelte Assoziativspeicher CAM ist insbesondere für die Implementierung der Inferenzoperationen in binären neuronalen Netzen bei der Verwendung in Edge Devices interessant. Weitere Untersuchungen und Bauteiloptimierungen zur Erweiterung der Anwendbarkeit z.B. auf größere Speicherblöcke werden in NEUROTEC II, AP5.2 fortgesetzt.

AP 5.2 Analoges Rechnen-im-Speicher (CIM) Array basierend auf memristiven Elementen (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Zellkonzepte		
2. Arraykonzepte		
3. Tape-out vom Schaltungsdesign in einem größeren Technologieknoten für die hybride Integration memristiver Zellen auf kommerziellen CMOS Chips		
4. Effekte von Variabilität und Zuverlässigkeit		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

In diesem Unterarbeitspaket wurden verschiedene Konfigurationen von memristiven Arrays für das Rechnen-im-Speicher (Computation-in-Memory, CIM) untersucht. Dies geschah mit besonderem Augenmerk auf die Vektor-Matrix-Multiplikation (VMM) wegen ihrer Bedeutung im neuromorphen Computing, z. B. für die Implementierung der Inferenzoperation in künstlichen neuronalen Netzen.

Zum einen wurden memristive Arrays mit einem Transistorselektor (sogenannte 1T1R-Arrays) evaluiert (Abbildung 13 (a)). [MAY22].

Andererseits sind auch schwellenwertschaltende Selektor-Bauelemente interessant und wurden deshalb untersucht, weil sie kleinere Array-Größen ermöglichen, die zudem vollständig im CMOS-Backend aufgebracht werden können. Die Betriebsparameter (Schwellwertspannungen) dieses Selektors bedürfen allerdings einer kritischen Optimierung. Zudem beschränken die nichtlinearen Eigenschaften des Bauelements und der parasitäre Leitungswiderstand den praktischen Einsatz von solchen 1S1R-Arrays auf (sehr) kleine Array-Größen (Abbildung 13(b)).

Schließlich wurde ein Testchip (Abbildung 13(c)) mit verschiedenen 1T1R-Arrays entworfen. Der CMOS-Chip wurde bei XXXXXX hergestellt, und im Rahmen des NEUROTEC II-Projekts werden darauf memristive Bauelemente integriert.

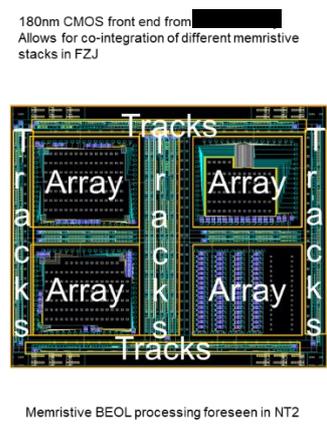
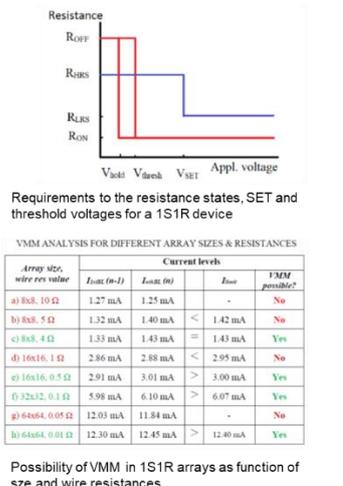
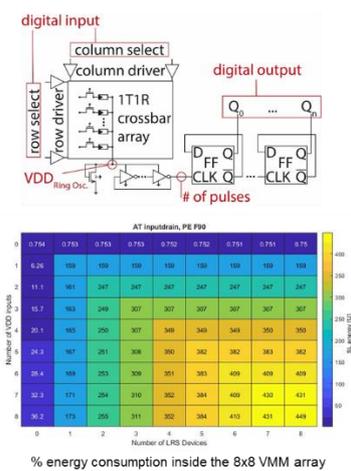


Abbildung 13 : (a) Simulation der Leistungsaufnahme (Energieverbrauch) der Vektor-Matrix-Multiplikation (VMM) in einem 1T1R-Array mit Ein- und Ausgangsschnittstellen, (b) Durchführbarkeit der VMM in einem 1S1R-Array und (c) Entwurf eines Testchips mit XFAB CMOS

Ein sehr wichtiges Ergebnis dieses Teilarbeitspakets ist die Simulation der VMM in einem vollständigen System aus 1T1R-Array einschließlich seiner Eingangs-/Ausgangsschaltungen. Dabei wurde festgestellt, dass die richtige Wahl der Analog-Digital-Wandler (ADC)-Schaltung von entscheidender Bedeutung ist, um eine gute Energieleistung zu erzielen. Dazu wurde ein spannungsgesteuerter Oszillator als ADC implementiert [\[May22\]](#).

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind in auffindbaren begutachteten Zeitschriftenartikeln und Konferenzbeiträgen enthalten: [\[MAY22\]](#), [\[MEN21KO\]](#)

Verwertungsmöglichkeiten

Die meisten Publikationen in der Literatur, die Ergebnisse zur Simulation künstlicher neuronaler Netze zeigen, sind durch das Fehlen eines geeigneten Memristor-Bauelementmodells in ihrer Aussagekraft begrenzt. So wurde z. B. nur das Auslesen mit einem fixierten Memristor-Modell betrachtet, oder es fehlte die Möglichkeit, die Auswirkungen der Variabilität zu untersuchen. Die Tatsache, dass wir über ein aus dem Arbeitspaket 3 stammendes leistungsfähiges Kompaktmodell verfügen, ermöglicht es uns, Simulationen auf dem neuesten Stand der Technik durchzuführen. Das hilft uns, mit anderen Forschergruppen ergänzend zusammenzuarbeiten, die mehr auf digitales und analoges CMOS-Design spezialisiert sind, wie z.B. die TU Delft, die als Co-Autoren an unserer Veröffentlichung [MAY22] beteiligt waren. Im Nachfolgeprojekt NEUROTEC II werden diese, sowie auch neue, verbesserte, Bauelementmodelle weiter verwendet, um VMM auch mit analogen memristiven Gewichten in den Matrixeinträgen zu untersuchen.

AP 5.3 Assoziativspeicher für digitale Anwendungen (RWTH)		
XXXXXX	XXXXXX	XXXXXX
XXXXXX		
1. Bewertung innovativer Bit-Zellen bzgl. Kernmerkmale		
2. Konzeption von Zell-Arrays mit besonderen Merkmalen bzgl. der Zuverlässigkeit		
3. Layoutstudie in Zieltechnologie		
4. Evaluierung der Zuverlässigkeit bei gegebenen Bauelementmodellen		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

In AP 5.3 konnten wir die Nutzung von innovativen Bit-Zellen für digitale Anwendungen, insbesondere in assoziativen Speichern, untersuchen. Anforderungen an memristive Bauelemente und Vergleiche zu CMOS-Implementierungen konnten durch die Untersuchung, Implementierung und Validierung von State-of-the-Art TCAM Arrays in CMOS Standardzellen ermöglicht werden.

Eine Modell-basierte Exploration des Design-Raums ermöglicht eine Vorauswahl der zu implementierenden Variationen und reduziert die Anzahl der zu validierenden Designs. Die Turn-Around Zeit wird durch einen semi-automatischen Ansatz für die Beschreibung, Platzierung und Verdrahtung der Arrays reduziert.

Als wissenschaftliches Highlight lässt sich besonders herausstellen:

Wir konnten zeigen, dass CMOS Standardzell-basierte Arrays eine weite Skalierung der Betriebsspannung ermöglichen und sich energieeffizient implementieren lassen. Die entwickelten Arrays erreichen

State-of-the-Art Performance in Energy/Operation und Geschwindigkeit und erlauben einen flexiblen Trade-off der beiden.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [\[FAN21\]](#), [\[GAL22\]](#)

Verwertungsmöglichkeiten

Die Ergebnisse haben bereits Eingang in die Lehrveranstaltungen des Lehrstuhls gefunden. Des Weiteren haben sich verschieden Abschlussarbeiten für den Bachelor als auch den Master mit diesen bzw. angrenzenden Forschungsfragen befasst. Die Forschungsarbeiten sind letztendlich Grundlage des Nachfolgeprojekts NEUROTEC II und dem neuen Cluster-Vorhaben NeuroSys, in dem der Transfer in die Industrie im Vordergrund steht.

AP 5.4 Digitales Rechnen-im-Speicher (RWTH)		
XXXXXX	XXXXXX	XXXXXX
Ziele		
1. Entwicklung geeigneter digitaler Bit-Zellen		
2. Aufbau vollständiger Zellenarrays		
3. Integration von Testschaltungen und Fertigstellung für Tape-Out		
4. Bring-Up und Evaluierung		

Ergebnisbericht

Die erreichten Meilensteine führten zu folgenden wichtigsten Ergebnissen:

In AP 5.4 konnten wir eine Vielzahl an digitalen CIM Blöcken entwickeln und simulativ untersuchen. Die Simulationsergebnissen erreichen State-of-the-Art in verschiedenen Anwendungsfeldern: Sortieren von Daten, die als Stream prozessiert werden, Time-Domain Binary MAC für neuronale Anwendungen und Datenverarbeitung in Kryptographie und Ultra-Low Power NN Inferenz für EKG Signale. Die Schaltungen wurden auf dafür angeschafften FPGAs emuliert, um ihre Funktionalität auch in Silizium zu verifizieren. Um die guten Simulationsergebnisse zu validieren, wurden physikalische Schaltungen bei GF gefertigt und eine Testumgebung dafür entwickelt. Um die Leistungsaufnahme im niedrigen µW Bereich bestimmen zu können, wurde die oben genannte SMU angeschafft. Durch die lange Lieferzeit ist eine Charakterisierung noch nicht abgeschlossen.

Als wissenschaftliches Highlight hervorzuheben ist die digital erstmalig erreicht Effizienz von 1 Peta OP/J für die Inferenz in neuronalen Netzen. Durch die Kombination von Time-Domain Akkumulation und CIM Ansätzen, sowie einer holistischen Betrachtung des Problem bzgl. der Resistenz gegenüber Fehlern durch die approximative Berechnung erreichen wir die sehr hohe Energieeffizienz.

Die wesentlichen wissenschaftlichen Ergebnisse des Arbeitspakets sind enthalten in auffindbaren begutachteten Zeitschriftenartikeln: [\[STA20KO\]](#), [\[LAT22KO\]](#), [\[GAL22\]](#)

Verwertungsmöglichkeiten

Die Ergebnisse haben bereits Eingang in die Lehrveranstaltungen des Lehrstuhls gefunden. Des Weiteren haben sich verschieden Abschlussarbeiten für den Bachelor als auch den Master mit diesen bzw. angrenzenden Forschungsfragen befasst. Die Forschungsarbeiten sind letztendlich Grundlage des Nachfolgeprojekts NEUROTEC II und dem neuen Cluster-Vorhaben NeuroSys, in dem der Transfer in die Industrie im Vordergrund steht.

Publikationsliste

Begutachtete Zeitschriftenartikel mit Beteiligung des Teilvorhaben Jülich

[AGN21]

Agne, M. T.; Lange, F. R. L.; Male, J. P.; Siegert, K. S.; Volker, H.; Poltorak, C.; Poitz, A.; Siegrist, T.; Maier, S.; Snyder, G. J.; Wuttig, M. Disorder-Induced Anderson-like Localization for Bidimensional Thermoelectrics Optimization. *Matter* 2021, 4 (9), 2970–2984.

<https://doi.org/10.1016/j.matt.2021.07.017> .

[BEN21]

Bengel, C.; Cüppers, F.; Payvand, M.; Dittmann, R.; Waser, R.; Hoffmann-Eifert, S.; Menzel, S. Utilizing the Switching Stochasticity of HfO₂/TiO_x-Based ReRAM Devices and the Concept of Multiple Device Synapses for the Classification of Overlapping and Noisy Patterns. *Frontiers in neuroscience* 2021, 15, 661856. <https://doi.org/10.3389/fnins.2021.661856> .

[BEN20]

Bengel, C.; Siemon, A.; Cüppers, F.; Hoffmann-Eifert, S.; Hardtdegen, A.; von Witzleben, M.; Hellmich, L.; Waser, R.; Menzel, S. Variability-Aware Modeling of Filamentary Oxide-Based Bipolar Resistive Switching Cells Using SPICE Level Compact Models. *IEEE transactions on circuits and systems / 1 Regular papers* 2020, 67 (12), 4618–4630. <https://doi.org/10.1109/TCSI.2020.3018502> .

[CHEK22]

Chekol, S. A.; Menzel, S.; Ahmad, R. W.; Waser, R.; Hoffmann-Eifert, S. Effect of the Threshold Kinetics on the Filament Relaxation Behavior of Ag-Based Diffusive Memristors. *Advanced functional materials* 2022, 1, 2111242-. <https://doi.org/10.1002/adfm.202111242> .

[CHEN21]

Cheng, Y.; Wahl, S.; Wuttig, M. Metavalent Bonding in Solids: Characteristic Representatives, Their Properties, and Design Options. *Physica status solidi / Rapid research letters* 2021, 15 (3), 2000482.

<https://doi.org/10.1002/pssr.202000482>.

[CHR22]

Christensen, D. V.; Dittmann, R.; Linares-Barranco, B.; Sebastian, A.; Le Gallo, M.; Redaelli, A.; Slesazeck, S.; Mikolajick, T.; Spiga, S.; Menzel, S.; Valov, I.; Milano, G.; Ricciardi, C.; Liang, S.-J.; Miao, F.; Lanza, M.; Quill, T. J.; Keene, S. T.; Salleo, A.; Grollier, J.; Markovic, D.; Mizrahi, A.; Yao, P.; Yang, J. J.; Indiveri, G.; Strachan, J. P.; Datta, S.; Vianello, E.; Valentian, A.; Feldmann, J.; Li, X.; Pernice, W. H.; Bhaskaran, H.; Furber, S.; Neftci, E.; Scherr, F.; Maass, W.; Ramaswamy, S.; Tapson, J.; Panda, P.; Kim, Y.; Tanaka, G.; Thorpe, S.; Bartolozzi, C.; Cleland, T. A.; Posch, C.; Liu, S.-C.; Panuccio, G.; Mahmud, M.; Mazumder, A. N.; Hosseini, M.; Mohsenin, T.; Donati, E.; Tolu, S.; Galeazzi, R.; Christensen, M. E.; Holm, S.; Ielmini, D.; Pryds, N. 2022 Roadmap on Neuromorphic Computing and Engineering. *Neuromorphic computing and engineering*, 2022. <http://dx.doi.org/10.1088/2634-4386/ac4a83>

[FUN21]

Funk, C.; Menzel, S. A Comprehensive Model of Electron Conduction in Oxide-Based Memristive Devices. *ACS applied electronic materials* 2021, 3 (9), 3674–3692. <https://doi.org/10.1021/acsa-elm.1c00398> .

[GAL22]

Galicia, M.; Menzel, S.; Merchant, F.; Müller, M.; Chen, H.-Y.; Zhao, Q.-T.; Cüppers, F.; Jalil, A. R.; Shu,

Q.; Schüffelgen, P.; Mussler, G.; Funck, C.; Lanius, C.; Wiefels, S.; von Witzleben, M.; Bengel, C.; Kopperberg, N.; Ziegler, T.; Ahmad, R. W.; Krüger, A.; Pöhls, L.; Dittmann, R.; Hoffmann-Eifert, S.; Rana, V.; Grützmacher, D.; Wuttig, M.; Wouters, D.; Vescan, A.; Gemmeke, T.; Knoch, J.; Lemme, M.; Leupers, R.; Waser, R. NEUROTEC I: Neuro-Inspired Artificial Intelligence Technologies for the Electronics of the Future. In *2022 Design, Automation & Test in Europe Conference & Exhibition (DATE)*; 2022; pp 957–962. <https://doi.org/10.23919/DAT54114.2022.9774755>.

[GUT21]

Gutsche, A.; Siegel, S.; Zhang, J.; Hamsch, S.; Dittmann, R. Exploring Area-Dependent Pr_{0.7}Ca_{0.3}MnO₃-Based Memristive Devices as Synapses in Spiking and Artificial Neural Networks. *Front Neurosci* 2021, 15, 661261. <https://doi.org/10.3389/fnins.2021.661261>.

[HEI22]

Heisig, T.; Lange, K.; Gutsche, A.; Goß, K. T.; Hamsch, S.; Locatelli, A.; Menteş, T. O.; Genuzio, F.; Menzel, S.; Dittmann, R. Chemical Structure of Conductive Filaments in Tantalum Oxide Memristive Devices and Its Implications for the Formation Mechanism. *Advanced electronic materials*, 2022, 1, 2100936-.

[HUA21]

Huang, D.; Gumbs, G.; Lanius, M.; Jalil, A. R.; Schüffelgen, P.; Mussler, G.; Grützmacher, D.; Narayan, V. Quantum Boltzmann Equation for Non-Reversible Transient Transport in Rashba-Landau Coupled Low-Dimensional GeTe Systems. *Physics Letters A* **2021**, 411, 127550. <https://doi.org/10.1016/j.physleta.2021.127550>.

[KER22]

Kerres, P.; Zhou, Y.; Vaishnav, H.; Raghuwanshi, M.; Wang, J.; Häser, M.; Pohlmann, M.; Cheng, Y.; Schön, C.-F.; Jansen, T.; Bellin, C.; Bürgler, D. E.; Jalil, A. R.; Ringkamp, C.; Kowalczyk, H.; Schneider, C. M.; Shukla, A.; Wuttig, M. Scaling and Confinement in Ultrathin Chalcogenide Films as Exemplified by GeTe. *Small : nano micro* **2022**, 18 (21), 2201753. <https://doi.org/10.1002/sml.202201753>.

[KOP21]

Kopperberg, N.; Wiefels, S.; Liberda, S.; Waser, R.; Menzel, S. A Consistent Model for Short-Term Instability and Long-Term Retention in Filamentary Oxide-Based Memristive Devices. *ACS applied materials & interfaces* 2021, 13 (48), 58066–58075. <https://doi.org/10.1021/acsami.1c14667>.

[MAI20]

Maier, S.; Steinberg, S.; Cheng, Y.; Schön, C.-F.; Schumacher, M.; Mazzarello, R.; Golub, P.; Nelson, R.; Cojocaru-Miréidin, O.; Raty, J.-Y.; Wuttig, M. Discovering Electron-Transfer-Driven Changes in Chemical Bonding in Lead Chalcogenides (PbX, Where X = Te, Se, S, O). *Advanced materials* 2020, 32 (49), 2005533-. <https://doi.org/10.1002/adma.202005533>.

[MAY22]

Mayahinia, M.; Singh, A.; Bengel, C.; Wiefels, S.; Lebdeh, M. A.; Menzel, S.; Wouters, D. J.; Gebregiorgis, A.; Bishnoi, R.; Joshi, R.; Hamdioui, S. A Voltage-Controlled, Oscillation-Based ADC Design for

Computation-in-Memory Architectures Using Emerging ReRAMs. *J. Emerg. Technol. Comput. Syst.* **2022**, 18 (2), 32:1-32:25. <https://doi.org/10.1145/3451212>.

[MUE21]

Müller, M. J.; Yadav, A.; Persch, C.; Wahl, S.; Hoff, F.; Wuttig, M. Tailoring Crystallization Kinetics of Chalcogenides for Photonic Applications. *Advanced electronic materials* 2021, 10, 2100974-. <https://doi.org/10.1002/aelm.202100974> .

[NAK20]

Nakamura, H.; Hofmann, J.; Inoue, N.; Koelling, S.; Koenraad, P. M.; Mussler, G.; Grützmacher, D.; Narayan, V. Probing Embedded Topological Modes in Bulk-like GeTe-Sb₂Te₃ Heterostructures. *Sci Rep* **2020**, 10 (1), 21806. <https://doi.org/10.1038/s41598-020-76885-7>.

[PER21]

Persch, C.; Müller, M. J.; Yadav, A.; Pries, J.; Honné, N.; Kerres, P.; Wei, S.; Tanaka, H.; Fantini, P.; Varesi, E.; Pellizzer, F.; Wuttig, M. The Potential of Chemical Bonding to Design Crystallization and Vitri-fication Kinetics. *Nature Communications* 2021, 12 (1), 4978. <https://doi.org/10.1038/s41467-021-25258-3> .

[POE21]

Poehls, L. M. B.; Fieback, M. C. R.; Hoffmann-Eifert, S.; Copetti, T.; Brum, E.; Menzel, S.; Hamdioui, S.; Gemmeke, T. Review of Manufacturing Process Defects and Their Effects on Memristive Devices. *Journal of electronic testing* 2021, 47, 1. <https://doi.org/10.1007/s10836-021-05968-8> .

[PRI21]

Pries, J.; Yu, Y.; Kerres, P.; Häser, M.; Steinberg, S.; Gladisch, F.; Wei, S.; Lucas, P.; Wuttig, M. Ap-proaching the Glass Transition Temperature of GeTe by Crystallizing Ge₁₅Te₈₅. *Physica status solidi / Rapid research letters* 2021, 15 (3), 2000478-. <https://doi.org/10.1002/pssr.202000478> .

[RIE21]

Rieck, J. L.; Hensling, F. V. E.; Dittmann, R. Trade-off between Variability and Retention of Memristive Epitaxial SrTiO₃ Devices. *APL materials* 2021, 9 (2), 021110-. <https://doi.org/10.1063/5.0035707> .

[SIE21]

Siegel, S.; Baeumer, C.; Gutsche, A.; Witzleben, M.; Waser, R.; Menzel, S.; Dittmann, R. Trade-Off Between Data Retention and Switching Speed in Resistive Switching ReRAM Devices. *Advanced electronic materials* 2021, 7 (1), 2000815. <https://doi.org/10.1002/aelm.202000815> .

[WIT20]

von Witzleben, M.; Hennen, T.; Kindsmüller, A.; Menzel, S.; Waser, R.; Böttger, U. Study of the SET Switching Event of VCM-Based Memories on a Picosecond Timescale. *Journal of Applied Physics* **2020**, 127 (20), 204501. <https://doi.org/10.1063/5.0003840>.

[WIT21a]

von Witzleben, M.; Walfort, S.; Waser, R.; Menzel, S.; Böttger, U. Determining the Electrical Charging Speed Limit of ReRAM Devices. *IEEE journal of the Electron Devices Society* 2021, 9, 667–678. <https://doi.org/10.1109/JEDS.2021.3095389> .

[WIT21b]

von Witzleben, M.; Wiefels, S.; Kindsmüller, A.; Stasner, P.; Berg, F.; Cüppers, F.; Hoffmann-Eifert, S.; Menzel, S.; Waser, R.; Böttger, U. Intrinsic RESET Speed Limit of Valence Change Memories. *ACS applied electronic materials* 2021, 3 (12), 5563–5572. <https://doi.org/10.1021/acsaelm.1c00981> .

[WIE20]

Wiefels, S.; Bengel, C.; Kopperberg, N.; Zhang, K.; Waser, R.; Menzel, S. HRS Instability in Oxide-Based Bipolar Resistive Switching Cells. *IEEE transactions on electron devices* 2020, 67 (10), 4208–4215. <https://doi.org/10.1109/TED.2020.3018096> .

[WIE21]

Wiefels, S.; Von Witzleben, M.; Huttemann, M.; Böttger, U.; Waser, R.; Menzel, S. Impact of the Ohmic Electrode on the Endurance of Oxide-Based Resistive Switching Memory. *IEEE transactions on electron devices* 2021, 68 (3), 1024–1030. <https://doi.org/10.1109/TED.2021.3049765> .

[WUT22]

Wuttig, M.; Schön, C.-F.; Schumacher, M.; Robertson, J.; Golub, P.; Bousquet, E.; Gatti, C.; Raty, J.-Y. Halide Perovskites: Advanced Photovoltaic Materials Empowered by a Unique Bonding Mechanism. *Advanced functional materials* 2022, 16 (2), 2110166-. <https://doi.org/10.1002/adfm.202110166> .

[ZAH22]

Zahedi, M.; Lebdeh, M. A.; Bengel, C.; Wouters, D.; Menzel, S.; Le Gallo, M.; Sebastian, A.; Wong, S.; Hamdioui, S. MNEMOSENE: Tile Architecture and Simulator for Memristor-Based Computation-in-Memory. *ACM journal on emerging technologies in computing systems* 2022, 18 (3), 1–24. <https://doi.org/10.1145/3485824> .

[ZIE20]

Ziegler, T.; Waser, R.; Wouters, D. J.; Menzel, S. In-Memory Binary Vector–Matrix Multiplication Based on Complementary Resistive Switches. *Advanced intelligent systems* 2020, 2 (10), 2000134-. <https://doi.org/10.1002/aisy.202000134> .

Konferenzbeiträge unter Beteiligung des FZ-Jülich

[ASC21KO]

(7) Ascoli, A.; Tetzlaff, R.; Menzel, S.; Rana, V. System Theory Enables a Deep Exploration of ReRAM Cells' Switching Phenomena; 2021 28th IEEE International Conference on Electronics, Circuits, and Systems (ICECS), Dubai (United Arab Emirates), 28 Nov 2021 - 1 Dec 2021, 2021; p 10. <https://doi.org/10.1109/ICECS53924.2021.9665611> .

[BEN21KO]

(4) Bengel, C.; Siemon, A.; Rana, V.; Menzel, S. Implementation of Multinary Łukasiewicz Logic Using Memristive Devices. In 2021 IEEE International Symposium on Circuits and Systems (ISCAS) : [Proceedings] - IEEE, 2021. - ISBN 978-1-7281-9201-7 - doi:10.1109/ISCAS51556.2021.9401367; 2021 IEEE International Symposium on Circuits and Systems (ISCAS), Daegu (Korea), 22 May 2021 - 28 May 2021, 2021; pp 1–5. <https://doi.org/10.1109/ISCAS51556.2021.9401367> .

[CHEK21KO]

(2) Chekol, S. A.; Cüppers, F.; Waser, R.; Hoffmann-Eifert, S. An Ag/HfO₂/Pt Threshold Switching Device with an Ultra-Low Leakage ($I_{leak} < 10$ fA), High On/OffRatio ($I_{on} > 10^{11}$), and Low Threshold Voltage ($V_{th} < 0.2$ V) for Energy-Efficient Neuromorphic Computing. In 2021 IEEE International Memory Workshop (IMW) : [Proceedings] - IEEE, 2021. - ISBN 978-1-7281-8517-0 -

doi:10.1109/IMW51353.2021.9439601; IEEE, 2021; p 115.

<https://doi.org/10.1109/IMW51353.2021.9439601> .

[KEM21KO]

(3) Kempen, T.; Waser, R.; Rana, V. 50x Endurance Improvement in TaOx RRAM by Extrinsic Doping. In 2021 IEEE International Memory Workshop (IMW) : [Proceedings] - IEEE, 2021. - ISBN 978-1-7281-8517-0 - doi:10.1109/IMW51353.2021.9439591; IEEE, 2021; p 9.

<https://doi.org/10.1109/IMW51353.2021.9439591> .

[LAT20KO]

(1) La Torre, C.; Kindsmuller, A.; Son, S.; Waser, R.; Rana, V.; Menzel, S. A Compact Model for the Electroforming Process of Memristive Devices. In 2020 European Conference on Circuit Theory and Design (ECCTD) : [Proceedings] - IEEE, 2020. - ISBN 978-1-7281-7183-8 -

doi:10.1109/ECCTD49232.2020.9218379; IEEE, 2020; pp 1–4.

<https://doi.org/10.1109/ECCTD49232.2020.9218379> .

[MEN21KO]

(5) Menzel, S.; Bengel, C.; Mohr, J.; Wouters, D.; Wiefels, S.; Cuppers, F.; Hoffmann-Eifert, S. Reliability Aspects of Memristive Devices for Computation-in-Memory Applications. In 2021 17th International Workshop on Cellular Nanoscale Networks and their Applications (CNNA) : [Proceedings] - IEEE, 2021. - ISBN 978-1-6654-3948-0 - doi:10.1109/CNNA49188.2021.9610760; 2021 17th International Workshop on Cellular Nanoscale Networks and their Applications (CNNA), Catania (Italy), 29 Sep 2021 - 1 Oct 2021, 2021; p 1.

<https://doi.org/10.1109/CNNA49188.2021.9610760> .

Begutachtete Zeitschriftenartikel unter *alleiniger* Beteiligung von Autoren des Teilvorhabens RWTH

[BEL20a]

Belete, M. A.; Engström, O.; Vaziri, S.; Lippert, G.; Lukosius, M.; Kataria, S.; Lemme, M. C. Electron Transport across Vertical Silicon/MoS₂/Graphene Heterostructures : Towards Efficient Emitter Diodes for Graphene Base Hot Electron Transistors. ACS applied materials & interfaces 2020, 12 (8), 9656–9663. <https://doi.org/10.1021/acsami.9b21691> .

[BEL20b]

Belete, M. A.; Kataria, S.; Turfanda, A.; Vaziri, S.; Wahlbrink, T.; Engström, O.; Lemme, M. C. Nonvolatile Resistive Switching in Nanocrystalline Molybdenum Disulfide with Ion-Based Plasticity. Advanced electronic materials 2020, 6 (3), 1900892. <https://doi.org/10.1002/aelm.201900892> .

[FAN21]

Fan, X.; Meyer, N.; Gemmeke, T. Compiling All-Digital Embedded Content Addressable Memories on Chip for Edge Application. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems 2021, 1–1. <https://doi.org/10.1109/TCAD.2021.3112135>.

[GAL22a]

Galicia, M.; Merchant, F.; Leupers, R. A Parallel SystemC Virtual Platform for Neuromorphic Architectures. In 2022 23rd International Symposium on Quality Electronic Design (ISQED); 2022; pp 1–6.

<https://doi.org/10.1109/ISQED54688.2022.9806235>.

[ILL20]

Illarionov, Y. Y.; Knobloch, T.; Jech, M.; Lanza, M.; Akinwande, D.; Vexler, M. I.; Mueller, T.; Lemme, M. C.; Fiori, G.; Schwierz, F.; Grasser, T. Insulators for 2D Nanoelectronics: The Gap to Bridge. Nature Communications 2020, 11, 3385. <https://doi.org/10.1038/s41467-020-16640-8>.

[SCH20]

Schneider, D.; Grundmann, A. O.; Bablich, A.; Passi, V.; Kataria, S.; Kalisch, H.; Heuken, M.; Vescan, A.; Neumaier, D.; Lemme, M. C. Highly Responsive Flexible Photodetectors Based on MOVPE Grown Uniform Few-Layer MoS₂. *ACS photonics* 2020, 7 (6), 1388–1395. <https://doi.org/10.1021/acsp Photonics.0c00361> .

[STA21]

Staudigl, F.; Merchant, F.; Leupers, R. A Survey of Neuromorphic Computing-in-Memory : Architectures, Simulators and Security. *IEEE design & test* **2021**, No. RWTH-2021-10451, 8 Seiten. <https://doi.org/10.1109/MDAT.2021.3102013>.

Konferenzbeiträge unter *alleiniger* Beteiligung von Autoren des Teilvorhabens RWTH

[BEL20KO]

(1) Belete, M. A.; Schneider, D.; Reato, E.; Engström, O.; Wang, Z.; Wahlbrink, T.; Kataria, S.; Lemme, M. C. Transistors, Memristors and Optoelectronics Based on Two-Dimensional Molybdenum Disulfide; 237th ECS Meeting with the 18th International Meeting on Chemical Sensors, Montreal (Canada), 10 May 2020 - 14 May 2020, 2020. <https://doi.org/10.1149/MA2020-01221297mtgabs> .

[BRU21KO]

Brum, E.; Fieback, M.; Copetti, T. S.; Jiayi, H.; Hamdioui, S.; Vargas, F.; Poehls, L. M. B. Evaluating the Impact of Process Variation on RRAMs. In 2021 IEEE 22nd Latin American Test Symposium (LATS); 2021; pp 1–6. <https://doi.org/10.1109/LATS53581.2021.9651789> .

[COP21KO]

Copetti, T. S.; Gemmeke, T.; Bolzani Poehls, L. M. Validating a DFT Strategy's Detection Capability Regarding Emerging Faults in RRAMs. In 2021 IFIP/IEEE 29th International Conference on Very Large Scale Integration (VLSI-SoC); 2021; pp 1–6. <https://doi.org/10.1109/VLSI-SoC53125.2021.9606993>.

[GAL21KO]

Galicia, M.; BanaGozar, A.; Sturm, K.; Staudigl, F.; Stuijk, S.; Corporaal, H.; Leupers, R. NeuroVP: A System-Level Virtual Platform for Integration of Neuromorphic Accelerators. In 2021 IEEE 34th International System-on-Chip Conference (SOCC); 2021; pp 236–241. <https://doi.org/10.1109/SOCC52499.2021.9739585>. (1)

[LAT22KO]

Latotzke, C.; Loh, J.; Gemmeke, T. Cascaded Classifier for Pareto-Optimal Accuracy-Cost Trade-Off Using Off-the-Shelf ANNs. In *Machine Learning, Optimization, and Data Science*; Nicosia, G., Ojha, V., La Malfa, E., La Malfa, G., Jansen, G., Pardalos, P. M., Giuffrida, G., Umeton, R., Eds.; Lecture Notes in Computer Science; Springer International Publishing: Cham, 2022; pp 423–435. https://doi.org/10.1007/978-3-030-95470-3_32.

[LEM20KO]

Lemme, M. C. Two-Dimensional Materials and Devices : Promising Concepts for Emerging IT Applications; International Conference on Solid-State Devices and Materials, online, 27 Sep 2020 - 30 Sep 2020, 2020; p 2 Seiten.

[PIA21KO]

Piacentini, A.; Schneider, D.; Otto, M.; Canto, B.; Wang, Z.; Radenovic, A.; Kis, A.; Lemme, M. C.; Neumaier, D. Low Hysteresis MoS₂-FET Enabled by CVD-Grown h-BN Encapsulation. In [2021 Device Research Conference, DRC, 2021-06-20 - 2021-06-23, Santa Barbara, CA, USA]; 2021 Device Research Conference, Santa Barbara, CA (USA), 20 Jun 2021 - 23 Jun 2021, 2021; p 2 Seiten. <https://doi.org/10.1109/DRC52342.2021.9467236> .

[REA21KO]

Reato, E.; Engström, O.; Wang, Z.; Grundmann, A. O.; Heuken, M.; Kalisch, H.; Vescan, A.; Lemme, M. C. Multi Parameter Admittance Spectroscopy of MOSFETs with 2D MoS₂ Channels. In [2021 Silicon Nanoelectronics Workshop, SNW, 2021-06-13 - 2021-06-13, Kyoto, Japan]; 2021 Silicon Nanoelectronics Workshop, Kyoto (Japan), 13 Jun 2021 - 13 Jun 2021, 2021.

<https://doi.org/10.1109/SNW51795.2021.00042> .

[SCH21KO]

(8) Schneider, D.; Reato, E.; Lucchesi, L.; Wang, Z.; Piacetini, A.; Bolten, J.; Marian, D.; Marin, E. G.; Radenovic, A.; Wang, Z.; Fiori, G.; Kis, A.; Iannaccone, G.; Neumaier, D.; Lemme, M. C. MoS₂ /Graphene Lateral Heterostructure Field Effect Transistors. In [2021 Device Research Conference, DRC, 2021-06-20 - 2021-06-23, Santa Barbara, CA, USA]; 79th Device Research Conference, online, 20 Jun 2021 - 23 Jun 2021, 2021; p 2 Seiten.

<https://doi.org/10.1109/DRC52342.2021.9467156> .

[STA20KO]

Stadtmann, T.; Latotzke, C. I. D.; Gemmeke, T. From Quantitative Analysis to Synthesis of Efficient Binary Neural Networks. In 19th IEEE International Conference on Machine Learning and Applications : ICMLA 2020 : 14-17 December 2020, virtual event : proceedings / editors: M. Arif Wani, Feng Luo, Xiaolin (Andy) Li, Dejing Dou, Francesco Bonchi ; publisher: IEEE; IEEE: Piscataway, NJ, 2020; pp 9356357, 93–100.

<https://doi.org/10.1109/ICMLA51294.2020.00024> .

[VOE21KO]

(5) Voelkel, L.; Braun, D.; Belete, M. A.; Kataria, S.; Wahlbrink, T.; Lemme, M. C. Resistive Switching in Memristors Based on Artificially Stacked Chemical-Vapor-Deposited Hexagonal-Boron Nitride. In 2021 Silicon Nanoelectronics Workshop (SNW), 13-13 June 2021; 26th Silicon Nanoelectronics Workshop, online, 13 Jun 2021 - 13 Jun 2021, 2021; pp 79–80.

<https://doi.org/10.1109/SNW51795.2021.00041> .